

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

JC714 U.S. PTO  
09/737196  
12/14/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

1999年12月28日

出 願 番 号  
Application Number:

平成11年特許願第372885号

出 願 人  
Applicant (s):

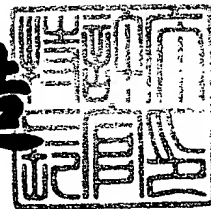
富士通株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3073932

【書類名】 特許願

【整理番号】 9951493

【提出日】 平成11年12月28日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 1/32

【発明の名称】 歪補償装置

【請求項の数】 20

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 久保 徳郎

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 大出 高義

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 長谷 和男

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 大石 泰之

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100084711

【弁理士】

【氏名又は名称】 齋藤 千幹

【電話番号】 043-271-8176

【手数料の表示】

【予納台帳番号】 015222

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704946

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 歪補償装置

【特許請求の範囲】

【請求項 1】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、歪補償処理を施されたデジタルの送信信号をアナログ信号に変換して送信電力増幅器に入力する D A 変換器、歪補償前の送信信号と送信電力増幅器の出力側からフィードバックされるフィードバック信号とに基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数でメモリに記憶されている歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償処理を施された送信信号が前記 D A 変換器のダイナミックレンジを越えないように、前記歪補償係数演算部で演算された歪補償係数を補正する歪補償係数補正部を備え、

前記歪補償係数更新部は前記補正された歪補償係数で前記メモリに記憶されている歪補償係数を更新することを特徴とする歪補償装置。

【請求項 2】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号  $x(t)$  のパワーに応じた歪補償係数  $h_n(p)$  をメモリから読み出し、該歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、歪補償処理を施されたデジタルの送信信号をアナログ信号に変換する D A 変換器、歪補償前の送信信号と送信電力増幅器の出力信号に基づいて歪補償係数  $h_{n+1}(p)$  を演算する歪補償係数演算部、演算された歪補償係数  $h_{n+1}(p)$  を送信信号  $x(t)$  のパワーに対応させて前記メモリに記憶することにより歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  を前記メモリに記憶する前に、該歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部より出力され送信信号のパワー  $P_a$  と設定上限パワー  $P_{max}$  を比較する比較部、

該送信信号パワー  $P_a$  が上限パワー  $P_{max}$  以下となるように歪補償係数  $h_{n+1}(p)$

を補正する歪補償係数補正部を備え、

前記歪補償係数更新部は、送信信号のパワー  $P_a$  が前記上限パワー  $P_{\max}$  より大きいとき、補正された歪補償係数  $h_{n+1}(p)'$  を前記メモリに記憶することにより歪補償係数を更新することを特徴とする歪補償装置。

【請求項 3】 前記歪補償処理を施された送信信号のパワー  $P_a$  と設定上限パワー  $P_{\max}$  の比を  $m^2$  とすれば、前記歪補償係数補正部は歪補償係数  $h_{n+1}(p)$  を  $1/m$  することにより補正された歪補償係数  $h_{n+1}(p)'$  を出力することを特徴とする請求項 2 記載の歪補償装置。

【請求項 4】 前記歪補償係数更新部は、送信信号のパワー  $P_a$  が前記上限パワーより小さければ前記演算された歪補償係数  $h_{n+1}(p)$  を、送信信号のパワー  $P_a$  が前記上限パワーより大きければ前記補正された歪補償係数  $h_{n+1}(p)'$  を前記メモリに記憶することにより歪補償係数を更新する、

ことを特徴とする請求項 3 記載の歪補償装置。

【請求項 5】 前記歪補償係数補正部は、演算された歪補償係数  $h_{n+1}(p)$  よりその  $1/n$  ( $= h_{n+1}(p)/n$ ) を減算することにより歪補償係数を補正するとき、次式

$n \leq h_{n+1}(p) / \Delta h_{n+1}(p) \leq 2^N$  を満足する最小の整数  $N$  を求め、歪補償係数  $h_{n+1}(p)$  の  $1/n$  の演算を  $N$  ビットのシフト演算により実行することを特徴とする請求項 2 記載の歪補償装置。ただし、 $\Delta h_{n+1}(p)$  は次式を

$$h_{n+1}(p) = h_n(p) + \Delta h_{n+1}(p)$$

を満足する値である。

【請求項 6】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、歪補償処理を施されたデジタルの送信信号をアナログ信号に変換して送信電力増幅器に入力する D/A 変換器、歪補償前の送信信号と送信電力増幅器の出力側からフィードバックされるフィードバック信号とに基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数でメモリに記憶されている歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

設定上限パワー  $P_{\max}$  と送信信号  $x(t)$  のパワーとから求まる最大歪補償係数  $h(p)_{\max}$  の二乗値を出力する最大歪補償係数出力部、

前記歪補償係数演算部において歪補償係数  $h_{n+1}(p)$  が演算された時、該歪補償係数の二乗値  $|h_{n+1}(p)|^2$  と前記最大歪補償係数の二乗値  $|h(p)_{\max}|^2$  の大小を比較する比較部、

前記歪補償係数の二乗値が最大歪補償係数の二乗値より小さくなるように、歪補償係数を補正する歪補償係数補正部を備え、

前記歪補償係数更新部は、前記歪補償係数の二乗値が最大歪補償係数の二乗値より大きいとき、前記補正された歪補償係数で前記メモリに記憶されている歪補償係数を更新することを特徴とする歪補償装置。

【請求項 7】 前記最大歪補償係数出力部は、送信信号  $x(t)$  のパワーに対応させて最大歪補償係数  $h(p)_{\max}$  の二乗値を記憶するテーブルを備え、該テーブルより最大歪補償係数  $h(p)_{\max}$  の二乗値を求めて出力することを特徴とする請求項 6 記載の歪補償装置。

【請求項 8】 前記演算された歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部より出力される送信信号のパワー  $P_a$  と設定上限パワー  $P_{\max}$  の比を  $m^2$  とすれば、前記歪補償係数補正部は歪補償係数  $h_{n+1}(p)$  を  $1/m$  することにより補正することを特徴とする請求項 6 記載の歪補償装置。

【請求項 9】 歪補償係数更新部は、歪補償係数の二乗値  $|h_{n+1}(p)|^2$  が最大歪補償係数の二乗値  $|h(p)_{\max}|^2$  より小さければ、前記演算された歪補償係数  $h_{n+1}(p)$  を、歪補償係数の二乗値が最大歪補償係数の二乗値より大きければ前記補正された歪補償係数  $h_{n+1}(p)' (=h_{n+1}(p)/m)$  を前記メモリに記憶することにより歪補償係数を更新する、

ことを特徴とする請求項 6 記載の歪補償装置。

【請求項 10】 前記歪補償係数補正部は、演算された歪補償係数  $h_{n+1}(p)$  よりその  $1/n (=h_{n+1}(p)/n)$  を減算することにより歪補償係数を補正するとき、次式

$n \leq h_{n+1}(p)/\Delta h_{n+1}(p) \leq 2^N$  を満足する最小の整数  $N$  を求め、歪補償係数  $h_{n+1}(p)$  の  $1/n$  の演算を  $N$  ビットのシフトにより実行することを特徴とする請

求項 6 記載の歪補償装置。ただし、 $\Delta h_{n+1}(p)$  は次式を

$$h_{n+1}(p) = h_n(p) + \Delta h_{n+1}(p)$$

を満足する値である。

【請求項 1 1】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、歪補償処理を施されたデジタルの送信信号をアナログ信号に変換して送信電力増幅器に入力する D/A 変換器、歪補償前の送信信号と送信電力増幅器の出力側からフィードバックされるフィードバック信号とに基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数でメモリに記憶されている歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  を用いて送信信号  $x(t)$  に歪補償処理を施した時の送信信号のパワーが  $P_a$  が設定上限パワー  $P_{max}$  より小さくなるように歪補償係数  $h_{n+1}(p)$  を補正し、該補正された歪補償係数  $h_{n+1}(p)'$  を

$|x(t)|^2, h_{n+1}(p)$  の組み合わせに対応させて記憶し、かつ、歪補償された送信信号のパワー  $P_a$  が上限パワー  $P_{max}$  より小さいとき、歪補償係数  $h_{n+1}(p)$  をそのまま  $|x(t)|^2, h_{n+1}(p)$  の組み合わせに対応させて記憶するテーブルを備え、

前記歪補償係数演算部で歪補償係数が演算された時、前記歪補償係数更新部は演算された歪補償係数  $h_{n+1}(p)$ 、送信信号  $x(t)$  のパワー  $|x(t)|^2$  の組み合わせに応じた歪補償係数を前記テーブルより求め、該歪補償係数を前記メモリに記憶することを特徴とする歪補償装置。

【請求項 1 2】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、歪補償処理を施されたデジタルの送信信号をアナログ信号に変換して送信電力増幅器に入力する D/A 変換器、歪補償前の送信信号と送信電力増幅器の出力側からフィードバックされるフィードバック信号とに基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数でメモリに記憶されている歪補償係数を更新する歪補

償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_n(p)$  を用いて送信信号  $x(t)$  に歪補償処理を施した時の送信信号のパワー  $P_a$  が設定上限パワー  $P_{max}$  より小さくなるように歪補償係数  $h_n(p)$  を補正し、該補正された歪補償係数  $h_n(p)'$  を  $|x(t)|^2$ ,  $h_n(p)$  の組み合わせに対応させて記憶し、かつ、歪補償された送信信号のパワー  $P_a$  が設定上限パワー  $P_{max}$  より小さいとき、歪補償係数  $h_n(p)$  をそのまま  $|x(t)|^2$ ,  $h_n(p)$  の組み合わせに対応させて記憶するテーブルを備え、

送信信号  $x(t)$  のパワーに  $|x(t)|^2$  応じた歪補償係数  $h_n(p)$  を前記メモリより読み出し、 $|x(t)|^2$  と歪補償係数  $h_n(p)$  の組み合わせに応じた歪補償係数を前記テーブルより読出してプリディストーション部に入力することを特徴とする歪補償装置。

【請求項 1 3】 デジタルの各送信信号にキャリア間隔によって決まるデジタル周波数シフト演算を施して多重する周波数多重部を備え、

該周波数多重信号を送信信号  $x(t)$  としてプリディストーション部、歪補償係数演算部等に入力することを特徴とする請求項 1 または請求項 2 または請求項 6 または請求項 1 0 または請求項 1 1 記載の歪補償装置。

【請求項 1 4】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数をメモリから読み出し、該歪補償係数を用いて送信信号に歪補償処理を施し、歪補償処理を施して得られる送信信号と歪補償処理を施す前の送信信号との差である誤差信号を出力する誤差信号発生部、該誤差信号をアナログに変換して出力する D/A 変換器、D/A 変換器出力をアナログの送信信号に加算して送信電力増幅器に入力する合成部、歪補償前の送信信号と送信電力増幅器の出力信号に基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数を送信信号のパワーに対応させて前記メモリに記憶することにより歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

誤差信号が前記 D/A 変換器のダイナミックレンジを越えないように、前記歪補償係数演算部で演算された歪補償係数を補正する歪補償係数補正部を備え、

歪補償係数更新部は前記補正された歪補償係数を前記メモリに記憶することに



より歪補償係数を更新することを特徴とする歪補償装置。

【請求項 1 5】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数をメモリから読み出し、該歪補償係数を用いて送信信号に歪補償処理を施し、歪補償処理を施して得られる送信信号と歪補償処理を施す前の送信信号との差である誤差信号を出力する誤差信号発生部、該誤差信号をアナログに変換して出力する D A 変換器、D A 変換器出力をアナログの送信信号に加算して送信電力増幅器に入力する合成部、歪補償前の送信信号と送信電力増幅器の出力信号に基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数を送信信号のパワーに対応させて前記メモリに記憶することにより歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  を前記メモリに記憶する前に、該歪補償係数  $h_{n+1}(p)$  の二乗値  $|h_{n+1}(p)|^2$  と設定最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  を比較する比較部、

$|h_{n+1}(p)|^2$  が  $|h(n)_{MAX}|^2$  より大きいとき、歪補償係数  $h_{n+1}(p)$  を補正する歪補償係数補正部を備え、

前記歪補償係数更新部は、 $|h_{n+1}(p)|^2$  が  $|h(p)_{MAX}|^2$  より小さければ前記演算された歪補償係数を、 $|h_{n+1}(p)|^2$  が  $|h(p)_{MAX}|^2$  より大きければ前記補正された歪補償係数を前記メモリに記憶することにより歪補償係数を更新する、

ことを特徴とする歪補償装置。

【請求項 1 6】 前記  $|h_{n+1}(p)|^2$  と  $|h(n)_{MAX}|^2$  の比を  $m^2$  とすれば、前記歪補償係数補正部は歪補償係数  $h_{n+1}(p)$  を  $1/m$  することにより補正された歪補償係数  $h_{n+1}(p)'$  を出力することを特徴とする請求項 1 5 記載の歪補償装置。

【請求項 1 7】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数をメモリから読み出し、該歪補償係数を用いて送信信号に歪補償処理を施し、歪補償処理を施して得られる送信信号と歪補償処理を施す前の送信信号との差である誤差信号を出力する誤差信号発生部、該誤差信号をアナログに変換して出力する D A 変換器、D A 変換器出力をアナログの送信信号に加算して送信電力増幅器

に入力する合成部、歪補償前の送信信号と送信電力増幅器の出力信号に基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数を送信信号のパワーに対応させて前記メモリに記憶することにより歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  の二乗値が設定最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  より小さくなるように歪補償係数  $h_{n+1}(p)$  を補正し、該補正された歪補償係数  $h_{n+1}(p)'$  を  $h_{n+1}(p)$  に対応させて記憶するテーブルを備え、

前記歪補償係数演算部で歪補償係数が演算された時、前記歪補償係数更新部は演算された歪補償係数  $h_{n+1}(p)$  に応じた歪補償係数の補正值  $h_{n+1}(p)'$  を前記テーブルより求め、該補正值  $h_{n+1}(p)'$  を前記メモリに記憶することを特徴とする歪補償装置。

【請求項 18】 送信電力増幅器の歪を補償するための歪補償係数を送信信号のパワーに対応させて記憶するメモリ、送信信号のパワーに応じた歪補償係数をメモリから読み出し、該歪補償係数を用いて送信信号に歪補償処理を施し、歪補償処理を施して得られる送信信号と歪補償処理を施す前の送信信号との差である誤差信号を出力する誤差信号発生部、該誤差信号をアナログに変換して出力する DA 変換器、DA 変換器出力をアナログの送信信号に加算して送信電力増幅器に入力する合成部、歪補償前の送信信号と送信電力増幅器の出力信号に基づいて歪補償係数を演算する歪補償係数演算部、演算された歪補償係数を送信信号のパワーに対応させて前記メモリに記憶することにより歪補償係数を更新する歪補償係数更新部を備えた歪補償装置において、

歪補償係数演算部で演算された歪補償係数  $h_n(p)$  の二乗値が設定最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  より小さくなるように歪補償係数  $h_n(p)$  を補正し、該補正された歪補償係数  $h_n(p)'$  を  $h_n(p)$  に対応させて記憶するテーブルを備え、

送信信号  $x(t)$  のパワー  $|x(t)|^2$  に応じた歪補償係数  $h_n(p)$  を前記メモリより読み出し、該歪補償係数  $h_n(p)$  に応じた補正歪補償係数  $h_n(p)'$  を前記テーブルより読出して誤差演算部に入力することを特徴とする歪補償装置。

【請求項 19】 デジタルの各送信信号にキャリア間隔によって決まる周

波数シフト演算をデジタル的に施して多重し、該周波数多重信号を送信信号  $x(t)$  として前記誤差信号発生部や歪補償係数演算部等に入力し、

又、前記デジタルの各送信信号をアナログの送信ベースバンド信号に変換し、しかる後、各送信ベースバンド信号にキャリア間隔によって決まる周波数シフト演算を施して多重し、該周波数多重信号をアナログの送信信号  $x(t)$  として前記合成部に入力する、

ことを特徴とする請求項 1 4 または請求項 1 5 または請求項 1 7 または請求項 1 8 記載の歪補償装置。

【請求項 2 0】 デジタルの各送信信号にキャリア間隔によって決まる周波数シフト演算をデジタル的に施して多重し、該周波数多重信号を送信信号  $x(t)$  として前記誤差信号発生部や歪補償係数演算部等に入力し、

又、前記各周波数シフト信号をアナログ信号に変換し、しかる後、周波数多重し、該周波数多重信号をアナログの送信信号  $x(t)$  として前記合成部に入力する、 ことを特徴とする請求項 1 4 または請求項 1 5 または請求項 1 7 または請求項 1 8 記載の歪補償装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、歪補償装置に係わり、特に出力可能範囲を超える制御が行われそうになったとき振幅制限を行い、且つ、振幅制限が行われた場合でも位相については追従動作を行わせることができる歪補償装置に関する。

【0 0 0 2】

【従来の技術】

近年周波数資源が逼迫し、無線通信に於いてデジタル化による高能率伝送が多く用いられるようになってきた。無線通信に多値振幅変調方式を適用する場合、送信側特に電力増幅器の増幅特性を直線化して非線型歪を抑え、隣接チャネル漏洩電力を低減する技術が重要であり、また線型性に劣る増幅器を使用し電力効率の向上を図る場合はそれによる歪発生を補償する技術が必須である。

【0 0 0 3】

図 3 0 は従来の無線機における送信装置の一例を示すブロック図であり、送信信号発生装置 1 はシリアルデジタルデータ列を送出し、シリアル／パラレル変換器（S／P 変換器）2 はデジタルデータ列を 1 ビットづつ交互に振り分けて同相成分信号（I 信号：In-phase component）と直交成分信号（Q 信号：Quadrature component）の 2 系列に変換する。D A 変換器 3 は I 信号、Q 信号のそれぞれをアナログのベースバンド信号に変換して直交変調器 4 に入力する。直交変調器 4 は入力された I 信号、Q 信号（送信ベースバンド信号）にそれぞれ基準搬送波とこれを  $90^\circ$  移相した信号を乗算し、乗算結果を加算することにより直交変換を行って出力する。周波数変換器 5 は直交変調信号と局部発振信号をミキシングして周波数変換し、送信電力増幅器 6 は周波数変換器 5 から出力された搬送波を電力増幅して空中線（アンテナ）7 より空中に放射する。

## 【0004】

かかる送信装置において、送信電力増幅器の入出力特性（歪関数  $f(p)$ ）は図 3 1（a）の点線で示すように非直線性になる。この非直線特性により非線形歪が発生し、送信周波数  $f_0$  周辺の周波数スペクトラムは図 3 1（b）の点線に示すようにサイドローブが持ち上がり、隣接チャネルに漏洩し、隣接妨害を生じる。このため、フィードバック系の歪補償技術としてカルテジアンループ方式、ポーラーループ方式等が提案され、電力増幅器の歪抑圧を行っている。

## 【0005】

図 3 2 は DSP を用いたデジタル非線形歪補償機能を備えた送信装置のブロック図である。送信信号発生装置 1 から送出されるデジタルデータ群（送信信号）は、S／P 変換器 2 において I 信号、Q 信号の 2 系列に変換されて DSP で構成される歪補償部 8 に入力される。歪補償部 8 は機能的に図 3 3 に示すように、送信信号のパワーレベル 0～1023 に応じた歪補償係数  $h(pi)$  ( $i=0\sim1023$ ) を記憶する歪補償係数記憶部 8 a、送信信号レベルに応じた歪補償係数  $h(pi)$  を用いて該送信信号に歪補償処理（プリディストーション）を施すプリディストーション部 8 b、送信信号と後述する直交検波器で復調された復調信号（フィードバック信号）を比較し、その差が零となるように歪補償係数  $h(pi)$  を演算、更新する歪補償係数演算部 8 c を備えている。

## 【0006】

歪補償部 8 は送信信号のレベルに応じた歪補償係数  $h(p_i)$  を用いて該送信信号にプリディストーション処理を施し、DA変換器 3 に入力する。DA変換器 3 は入力された I 信号と Q 信号をアナログのベースバンド信号に変換して直交変調器 4 に入力する。直交変調器 4 は入力された I 信号、Q 信号にそれぞれ基準搬送波とこれを  $90^0$  移相した信号を乗算し、乗算結果を加算することにより直交変換を行って出力する。周波数変換器 5 は直交変調信号と局部発振信号をミキシングして周波数変換し、送信電力増幅器 6 は周波数変換器 5 から出力された搬送波信号を電力増幅して空中線（アンテナ）7 より空中に放射する。

## 【0007】

送信信号の一部は方向性結合器 9 を介して周波数変換器 10 に入力され、ここで周波数変換されて直交検波器 11 に入力される。直交検波器 11 は入力信号にそれぞれ基準搬送波とこれを  $90^0$  移相した信号を乗算して直交検波を行い、送信側におけるベースバンドの I、Q 信号を再現して AD 変換器 12 に入力する。AD 変換器 12 は入力された I、Q 信号をデジタルに変換して歪補償部 8 に入力する。歪補償部 8 は LMS (Least Mean Square) アルゴリズムを用いた適応信号処理により歪補償前の送信信号と直交検波器で復調されたフィードバック信号を比較し、その差が零となるように歪補償係数  $h(p_i)$  を演算、更新する。ついで、次の送信すべき送信信号に更新した歪補償係数を用いてプリディストーション処理を施して出力する。以後、上記動作を繰り返すことにより、送信電力増幅器 6 の非線形歪を抑えて隣接チャネル漏洩電力を低減する。

## 【0008】

図 3 4 は適応 LMS による歪補償処理の説明図である。15 a は変調信号（入力ベースバンド信号） $x(t)$  に歪補償係数  $h_{n-1}(p)$  を乗算する乗算器（図 3 3 のプリディストーション部 8 b に対応）、15 b は歪関数  $f(p)$  を有する送信電力増幅器、15 c は送信電力増幅器からの出力信号  $y(t)$  を帰還する帰還系、15 d は変調信号  $x(t)$  のパワー  $p (= x(t)^2)$  を演算する演算部（振幅－電力変換部）、15 e は変調信号  $x(t)$  の各パワーに応じた歪補償係数を記憶する歪補償係数記憶部（図 3 3 の歪補償係数記憶部 8 a に対応）であり、変調信号  $x(t)$  のパ

ワー p に応じた歪補償係数  $h_{n-1}(p)$  を出力すると共に、LMS アルゴリズムにより求まる歪補償係数  $h_n(p)$  で歪補償係数  $h_{n-1}(p)$  を更新する。

【0009】

15 f は共役複素信号出力部、15 g は変調信号  $x(t)$  と帰還復調信号  $y(t)$  の差  $e(t)$  を出力する減算器、15 h は  $e(t)$  と  $u^*(t)$  の乗算を行う乗算器、15 i は  $h_{n-1}(p)$  と  $y^*(t)$  の乗算を行う乗算器、15 j はステップサイズパラメータ  $\mu$  を乗算する乗算器、15 k は  $h_{n-1}(p)$  と  $\mu e(t) u^*(t)$  を加算する加算器、15 m、15 n、15 p は遅延部であり、変調信号  $x(t)$  が入力してから帰還復調信号  $y(t)$  が減算器 15 g に入力するまでの遅延時間を入力信号に付加する。15 f、15 h ~ 15 j は回転演算部 16 を構成する。 $u(t)$  は歪を受けた信号である。上記構成により、以下に示す演算が行われる。

$$h_n(p) = h_{n-1}(p) + \mu e(t) u^*(t)$$

$$e(t) = x(t) - y(t)$$

$$y(t) = h_{n-1}(p) x(t) f(p)$$

$$u(t) = x(t) f(p) = h_{n-1}^*(p) y(t)$$

$P = |x(t)|^2$  ただし、 $x$ 、 $y$ 、 $f$ 、 $h$ 、 $u$ 、 $e$  は複素数、 $*$  は共役複素数である。上記演算処理を行うことにより、変調信号  $x(t)$  と帰還復調信号  $y(t)$  の差  $e(t)$  が最小となるように歪補償係数  $h(p)$  が更新され、最終的に最適の歪補償係数値に収束し、送信電力増幅器の歪が補償される。

【0010】

図 35 は  $x(t) = I(t) + j Q(t)$  として表現した送信装置の全体の構成図であり、図 30、図 34 と同一部分には同一符号を付している。

以上のように、ディジタル非線形歪補償方式は、送信信号を直交変調して得られる搬送波を帰還検波し、送信信号と帰還信号の振幅をディジタル変換して比較し、比較結果に基づいて歪補償係数をリアルタイムに更新するという原理である

【0011】

【発明が解決しようとする課題】

歪発生において、信号の振幅歪と位相歪が同時に発生することがある。これは、歪補償された送信信号が歪補償回路の補償振幅範囲を超えると、該信号が歪補

償装置の限界値に振幅制限され、振幅値が歪補償装置の上限値に張りつき、位相制御が不可能になるからである。

送信電力増幅器は前述のように飽和による非線形特性を有しているが、送信効率上できるだけ飽和に近い状態で使用する。一方、歪補償装置は特性が線形なるように歪補償制御を行うため、飽和に近い状態で使用すると歪補償係数  $h_n(p)$  が次第に大きくなる。このため、歪補償後の送信信号  $x(t) * h(p)$  (\*は複素乗算) のレベルが増大し、DA変換器のダイナミックレンジを越え、DA変換器の出力振幅がひずむ。この結果、送信信号に高調波成分が含まれるようになり、振幅のみならず位相もひずみ、隣接漏えいが発生しスペクトル特性が規格外になる。

#### 【 0 0 1 2 】

図 3 6 は従来の歪補償装置の問題点説明図であり、点線 LM は DA 変換器のダイナミックレンジ (DA 変換器リミット) である。歪補償装置のプリディストーション部から出力する送信信号  $x(t) * h_n(p)$  のレベルが DA 変換器リミット LM の内側に存在すれば歪は発生しない。しかし、歪補償処理により送信信号  $x(t)$  に対する歪補償係数  $h_{n+1}(p)$  が大きくなると、図示するように  $x(t) * h_{n+1}(p)$  が DA 変換器リミット LM を越え、振幅が DA 変換器リミット LM にクランプし、高調波成分が発生して位相もひずむ。以上により、振幅が DA 変換器リミット LM を越えると、振幅、位相の両方が制御不可能になり、歪補償しない場合より歪特性が劣化する問題が発生する。

#### 【 0 0 1 3 】

以上から本発明の目的は、DA 変換器の入力振幅が DA 変換器のリミットを越えないように事前に歪補償係数の大きさをその位相を維持したまま補正し、これにより、振幅制限しても歪が発生しないようにして位相追従を可能にすることである。

本発明の別の目的は、歪補償後の送信信号のパワーが許容されている上限パワーを越えないように事前に歪補償係数の大きさをその位相を維持したまま補正し、これにより、振幅制限しても位相追従を可能にすることである。

本発明の別の目的は、歪補償係数の補正值を簡単に演算できるようにすることである。

本発明の別の目的は、(1) 送信信号に歪補償係数を乗算して歪デバイスに入力する歪補償方式、(2) 参照信号（送信信号）に歪補償係数を乗算して得られた信号と送信信号との差を誤差信号として発生し、誤差信号及び主信号（送信信号）を別個にDA変換して合成して歪デバイスに入力する歪補償方式に適用できるようにすることである。

本発明の別の目的は、シングルキャリアの送信装置及びマルチキャリアの送信装置に適用できる歪補償装置を提供することである。

【0014】

【課題を解決するための手段】

上記課題は本発明によれば、歪補償処理を施された送信信号がDA変換器のダイナミックレンジを越えないように、事前に歪補償係数を補正して歪補償係数記憶部に記憶する歪補償装置により達成される。すなわち、歪補償係数  $h_{n+1}(p)$  が演算されて歪補償係数記憶部に記憶する前に、該歪補償係数  $h_{n+1}(p)$  を用いて歪補償するものとしたとき、歪補償により得られる信号がDA変換器のリミットを越えるか事前に調べ、越える場合には歪補償係数の大きさをその位相を維持したまま小さくなるように補正して記憶部に記憶する。

【0015】

あるいは、歪補償係数  $h_{n+1}(p)$  が演算されて歪補償係数記憶部に記憶する前に、歪補償信号  $x(t) * h_{n+1}(p)$  のパワー  $|x(t) * h_{n+1}(p)|^2$  がDA変換器の設定上限パワー  $P_{max}$  を越えるか事前に調べ、越える場合には歪補償係数の大きさをその位相を維持したまま小さくなるように補正して記憶部に記憶する。

あるいは、歪補償係数  $h_{n+1}(p)$  が演算されて歪補償係数記憶部に記憶する前に、歪補償係数  $h_{n+1}(p)$  の二乗値が設定最大歪補償係数  $h(p)_{MAX}$  の二乗値より大きい場合に事前に調べ、大きい場合には歪補償係数の大きさをその位相を維持したまま小さくなるように補正して記憶部に記憶する。

【0016】

以上のようにすれば、歪補償信号(DA変換器入力)がDA変換器リミット(ダイナミックレンジ)を越えることがなくなり、DA変換器において振幅歪、位相歪が発生しない。しかも、歪補償係数  $h_{n+1}(p)$  の位相を保持したままその大きさを小さ



くするものであるため位相追従が可能になる。

又、送信信号に歪補償係数を乗算して歪補償する歪補償方式、参照信号(送信信号)に歪補償係数を乗算して得られた信号と送信信号との差を誤差信号として発生し、誤差信号及び主信号(送信信号)を別個にDA変換して合成して歪デバイスに入力する歪補償方式に適用できる。更に、シングルキャリアの送信装置やマルチキャリアの送信装置に適用できる。

【0 0 1 7】

#### 【発明の実施の形態】

##### (A) 本発明の原理

##### (a) 概略構成

図1は本発明の概略構成図であり、21は関数  $f(p)$  の非線形歪を発生するデバイス(送信電力増幅器)、22は送信電力増幅器の歪を補正する歪補償係数  $h(p)$  を送信信号  $x(t)$  のパワー  $p (=|x(t)|^2)$  に対応させて記憶する歪補償係数記憶部、23は送信信号  $x(t)$  のパワー  $p$  に応じた歪補償係数  $h_n(p)$  を記憶部22から読み出し、該歪補償係数を用いて送信信号に歪補償処理を施すプリディストーション部、24は歪補償処理を施されたデジタルの送信信号  $x(t) * h_n(p)$  をアナログ信号に変換するDA変換器、25は送信電力増幅器の出力信号  $y(t)$  を帰還する帰還系、26はフィードバック信号をデジタルに変換するAD変換器、27は歪補償前の送信信号  $x(t)$  とフィードバック信号に基づいて歪補償係数  $h_{n+1}(p)$  を演算する歪補償係数演算部、28は演算された歪補償係数  $h_{n+1}(p)$  あるいは補正された歪補償係数  $h_{n+1}(p)'$  を送信信号のパワー  $|x(t)|^2$  に対応させて記憶部22に記憶することにより歪補償係数を更新する歪補償係数更新部、29は比較部で、歪補償係数演算部27で演算された歪補償係数  $h_{n+1}(p)$  を記憶部22に記憶する前に、該歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部23より出力されるであろう送信信号のパワー  $P_a (=|x(t) * h_{n+1}(p)|^2)$  とDA変換器24のダイナミックレンジにより規定される最大電力値  $P_{max}$  を比較するもの、30は歪補償係数補正部、31は歪補償係数記憶部22の読み出しアドレス/書き込みアドレスを発生する送信信号のパワー演算部である。

【0 0 1 8】

## (b) 本発明の原理

図 2 は本発明の原理説明図である。

図 1 のデジタル構成の歪補償装置において、歪補償信号の上限はデジタルデータのビット数もしくは DA 変換器 2 4 のビット数(ダイナミックレンジ)で規定される。以下では DA 変換器 2 4 のダイナミックレンジにより上限が制限されるものとする。図 2 において、破線の小さい四角  $LM_S$  は DA 変換器のダイナミックレンジにより規定される DA 変換器リミット、大きい四角  $LM_L$  はデジタルデータのビット数により規定される演算リミットである。歪補償処理を施す前の送信信号を  $x(t)$  とし、該送信信号のパワーに応じた歪補償係数を  $h_n(p)$  とすると、プリディストーション部 2 3 から出力する歪補償信号は  $x(t) * h_n(p)$  となる。この歪補償信号  $x(t) * h_n(p)$  が DA 変換器リミット  $LM_S$  に接する円以内であれば、送信信号  $x(t)$  がどのような位相であろうとも DA 変換器リミット  $LM_L$  を超えることはなく、DA 変換器 2 4 において振幅、位相がひずむことはない。

【0019】

しかし、歪関数  $f(p)$  の作用で送信電力増幅器 2 1 の出力振幅が大きくなると、歪補償前の送信信号  $x(t)$  とフィードバック信号の差が大きくなり、歪補償係数演算部 2 7 から出力する歪補償係数  $h_{n+1}(p)$  が大きくなる。かかる場合、該歪補償係数  $h_{n+1}(p)$  を補正せずそのまま歪補償係数記憶部 2 2 に記憶すると、いつか該歪補償係数が読み出されてプリディストーション部 2 3 より歪補償信号  $x(t) * h_{n+1}(p)$  が出力する。このとき、歪補償信号  $x(t) * h_{n+1}(p)$  が DA 変換器リミット  $LM_S$  を越えると該 DA 変換器において振幅歪、位相歪が発生する。

そこで、歪補償係数  $h_{n+1}(p)$  が演算されて記憶部 2 2 に記憶される前に、該歪補償係数  $h_{n+1}(p)$  を用いて歪補償するものとしたとき、歪補償により得られる信号  $x(t) * h_{n+1}(p)$  が DA 変換器のリミットを越えるか事前に調べ、越える場合には歪補償係数の大きさをその位相を維持したまま小さくなるように補正する。このようにすれば、DA 変換器入力が振幅制限されて DA 変換器リミット  $LM_S$  を越えることがなくなり、DA 変換器において振幅歪、位相歪が発生しない。しかも、歪補償係数  $h_{n+1}(p)$  の位相を保持したままその大きさを小さくするものであるため位相追従が可能になる。

【 0 0 2 0 】

## (c) 振幅制御による振幅制限

以上から、比較部 2 9 は歪補償係数  $h_{n+1}(p)$  が求まった時、該歪補償係数を記憶部 2 2 に記憶する前に、歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部 2 3 より出力されるであろう歪補償信号  $x(t) * h_{n+1}(p)$  と DA 変換器リミット  $LM_S$  と比較する。又、歪補償係数補正部 3 0 は、 $x(t) * h_{n+1}(p)$  が DA 変換器リミット  $LM_S$  より小さくなるように歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正する。歪補償係数更新部 2 8 は歪補償信号  $x(t) * h_{n+1}(p)$  が DA 変換器リミット  $LM_S$  より大きければ、該補正された歪補償係数  $h_{n+1}(p)/m$  を歪補償係数記憶部 2 2 に記憶し、小さければ補正しない歪補償係数  $h_{n+1}(p)$  をそのまま歪補償係数記憶部 2 2 に記憶する。尚、 $x(t) * h_{n+1}(p)$  は複素数であるため、一般に次の (d) のようにしてパワーに基づいて振幅制御するのが普通である。

【 0 0 2 1 】

## (d) 電力制御による振幅制限

上記(c) では直接 DA 変換器の入力信号振幅を制御し、該振幅が DA 変換リミット  $LM_S$  に収まるように制御する場合であるが、歪補償信号  $x(t) * h_{n+1}(p)$  のパワー  $|x(t) * h_{n+1}(p)|^2$  が DA 変換器の上限パワー  $P_{max}$  以下となるように歪補償係数を補正して振幅が DA 変換リミット  $LM_S$  に接する等包絡線円 ECIR に収まるように制御することもできる。かかる場合、比較部 2 9 は歪補償係数  $h_{n+1}(p)$  が求まった時、該歪補償係数を記憶部 2 2 に記憶する前に、歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部 2 3 より出力されるであろう歪補償信号のパワー  $P_a (= |x(t) * h_{n+1}(p)|^2)$  と DA 変換器 2 4 の上限パワー  $P_{max}$  を比較する。又、歪補償係数補正部 3 0 は、 $|x(t) * h_{n+1}(p)|^2$  が上限パワー  $P_{max}$  より大きいとき、上限パワー以下となるように歪補償係数  $h_{n+1}(p)$  を  $1/m$  補正する。歪補償係数更新部 2 8 は、歪補償信号のパワー  $P_a$  が上限パワー  $P_{max}$  より大きいとき、該補正された歪補償係数  $h_{n+1}(p)' = h_{n+1}(p)/m$  を歪補償係数記憶部 2 2 に記憶し、小さいとき歪補償係数  $h_{n+1}(p)$  を補正せずそのまま歪補償係数記憶部 2 2 に記憶する。

この結果、歪補償係数  $h_{n+1}(p)'$  で歪補償された信号  $x(t) * h_{n+1}(p)/m$  は等

包絡線円ECIRの内側に収まり、DA変換器 2 4 で振幅歪、位相歪は生じない。すなわち、振幅の歪補償は不完全であるが、位相は追従している為、歪補償装置を適用しない場合以上に歪特性が劣化することはない。

#### 【 0 0 2 2 】

(e) 電力制御による別の振幅制限

DA変換器の設定されている許容上限パワーを  $P_{\max}$ 、送信信号  $x(t)$  に対する最大歪補償係数を  $h(p)_{\max}$  とすれば次式

$P_{\max} = |x(t) * h(p)_{\max}|^2$  の関係が成り立つ。  $P_{\max}$  は一定であるから、送信信号  $x(t)$  と最大歪補償係数  $h(p)_{\max}$  は 1:1 の関係があり、送信信号  $x(t)$  が決まれば最大歪補償係数  $h(p)_{\max}$  が一意に定まる。従って、歪補償係数  $h_{n+1}(p)$  の二乗値がこの最大歪補償係数  $h(p)_{\max}$  の二乗値より大きければ、該歪補償係数  $h_{n+1}(p)$  を用いて得られる歪補償信号  $x(t) * h_{n+1}(p)$  は等包絡線円ECIRを越える。

#### 【 0 0 2 3 】

以上より、比較部 2 9 は歪補償係数  $h_{n+1}(p)$  が演算された時、該歪補償係数の二乗値  $|h_{n+1}(p)|^2$  と送信信号  $x(t)$  に応じた最大歪補償係数  $h(p)_{\max}$  の二乗値  $|h(p)_{\max}|^2$  の大小を比較する。又、歪補償係数補正部 3 0 は  $|h_{n+1}(p)|^2$  が  $|h(p)_{\max}|^2$  より小さくなるように歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正する。歪補償係数更新部 2 8 は、 $|h_{n+1}(p)|^2 > |h(p)_{\max}|^2$  のとき、該補正された歪補償係数  $h_{n+1}(p)' = h_{n+1}(p)/m$  を歪補償係数記憶部 2 2 に記憶し、 $|h_{n+1}(p)|^2 < |h(p)_{\max}|^2$  のとき歪補償係数  $h_{n+1}(p)$  を補正せず、そのまま歪補償係数記憶部 2 2 に記憶する。この結果、歪補償係数  $h_{n+1}(p)'$  で歪補償された信号  $x(t) * h_{n+1}(p)/m$  は等包絡線円ECIRの内側に収まり、DA変換器で振幅歪、位相歪は生じない。

#### 【 0 0 2 4 】

(f) 歪補償係数の補正演算が不要な構成

予め、 $|x(t)|^2$ 、 $h_{n+1}(p)$  の組み合わせに対応させて歪補償係数の補正值を記憶しておけば、歪補償係数の補正演算、歪補償信号のパワー  $P_a$  と上限パワー  $P_{\max}$  の比較などの処理が不要になる。そこで、(1) 歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  を用いて送信信号  $x(t)$  に歪補償処理を施した時の送信信号

のパワー  $P_a$  が上限パワー  $P_{\max}$  より小さくなるように歪補償係数  $h_{n+1}(p)$  を補正し、(2) 該補正された歪補償係数  $h_{n+1}(p)'$  を  $|x(t)|^2$ ,  $h_{n+1}(p)$  の組み合わせに対応させてテーブル化する。又、(3) 歪補償された送信信号のパワー  $P_a$  が上限パワー  $P_{\max}$  より小さいときは、歪補償係数  $h_{n+1}(p)$  をそのまま  $|x(t)|^2$ ,  $h_{n+1}(p)$  の組み合わせに対応させてテーブル化する。

【0025】

かかる状態において、歪補償係数演算部 27 で歪補償係数  $h_{n+1}(p)$  が演算されると、歪補償係数更新部 28 は該歪補償係数  $h_{n+1}(p)$ 、送信信号  $x(t)$  のパワー  $|x(t)|^2$  の組み合わせに応じた歪補償係数の補正値をテーブルより求めて歪補償係数記憶部 22 に記憶する。以後、プリディストーション部 23 は次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部 22 より補正済みの歪補償係数を読み出し歪補償処理して出力する。

以上では記憶部 22 へ書き込む前にテーブルを用いて歪補償係数を補正する例であるが、記憶部 22 より読み出し、該テーブルを用いて補正するように構成することもできる。すなわち、歪補償係数演算部 27 で歪補償係数  $h_{n+1}(p)$  が演算された時、歪補償係数更新部 28 は該歪補償係数  $h_{n+1}(p)$  をそのまま歪補償係数記憶部 22 に記憶する。そして、送信信号  $x(t)$  に対する歪補償処理に際して記憶部 22 より歪補償係数  $h_n(p)$  が読み出された時、プリディストーション部 23 は該歪補償係数  $h_n(p)$ 、送信信号  $x(t)$  のパワー  $|x(t)|^2$  の組み合わせに応じた歪補償係数の補正値をテーブルより求めて歪補償処理して出力する。

【0026】

(B) 送信信号に歪補償係数を乗算して歪補償信号を出力する歪補償装置の実施例

(a) 第 1 実施例

図 3 は送信信号に歪補償係数を乗算して歪補償信号を出力する歪補償装置に適用した本発明の第 1 実施例であり、図 1 と同一部分には同一符号を付しており、32～37 はタイミング合わせ用の遅延回路である。

歪補償係数演算部 27 は図 34 の従来例と同様に LMS アルゴリズムにより歪補償係数  $h_{n+1}(n)$  を演算するもので、共役複素信号出力部 27a、歪補償処理前の

送信信号  $x(t)$  と帰還復調信号  $y(t)$  の差  $e(t)$  を出力する減算器 2 7 b、誤差  $e(t)$  と  $u^*(t)$  の乗算を行う乗算器 2 7 c、 $h_n(p)$  と  $y^*(t)$  の乗算を行う乗算器 2 7 d、ステップサイズパラメータ  $\mu$  を乗算する乗算器 2 7 e、 $h_n(p)$  と  $\mu e(t) u^*(t)$  を加算する加算器 2 7 f を備えている。

【0027】

歪補償係数更新部 2 8 は、歪補償係数記憶部 2 2 に記憶されている歪補償係数を更新するものでセレクトア 2 8 a を備えている。セレクトア 2 8 a は歪補償信号のパワー  $P_a(=|x(t)*h_{n+1}(p)|^2)$  が、DA変換器 2 4 のダイナミックレンジに応じて予め設定されている上限パワー  $P_{max}$  より大きいとき歪補償係数  $X(=h_{n+1}(p)/m)$  を歪補償係数記憶部 2 2 に記憶し、小さいとき補正しない歪補償係数  $Y(=h_{n+1}(p))$  を歪補償係数記憶部 2 2 に記憶する。

比較部 2 9 は、歪補償信号のパワー  $P_a(=|x(t)*h_{n+1}(p)|^2)$  と設定されている上限パワー  $P_{max}$  の大小を比較するもので、パワー演算部 2 9 a と比較器 2 9 b を備えている。パワー演算部 2 9 a は、歪補償係数演算部 2 7 で得られた歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション 2 3 から出力される歪補償信号  $x(t)*h_{n+1}(p)$  のパワー  $P_a$  を計算し、比較器 2 9 b は該パワー  $P_a(=|x(t)*h_{n+1}(p)|^2)$  と上限パワー  $P_{max}$  の大小を比較し、比較結果をセレクトア 2 8 a に入力する。尚、 $*$  は複素乗算を意味する。

【0028】

歪補償係数補正部 3 0 は、送信信号のパワー  $P_a(=|x(t)*h_{n+1}(p)|^2)$  が上限パワー  $P_{max}$  より大きいとき、上限パワー以下となるように歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正するもので、 $m$  値制御部 3 0 a と補正值演算部 3 0 b を有している。 $m$  は係数減衰比で、 $m^2$  は歪補償信号のパワー  $|x(t)*h_{n+1}(p)|^2$  と上限パワー  $P_{max}$  の比である。従って、次式

$$m^2 = |x(t)*h_{n+1}(p)|^2 / P_{max}$$

の関係があり、 $m$  は

$$m = \{|x(t)*h_{n+1}(p)|^2 / P_{max}\}^{1/2} \quad (1)$$

より求まる。 $m$  値制御部 3 0 a は(1)式の演算を行って係数減衰比  $m$  を演算し、補正值演算部 3 0 b は次式

$$X = h_{n+1}(p)/m \quad (2)$$

により歪補償係数の補正值  $X$  を演算して出力する。

【0029】

遅延回路 3 2 は、セレクタ 2 8 a より歪補償係数が出力されるタイミングにおいて書き込みアドレス (Write adr) が発生するようにパワー演算部 3 1 の出力信号を遅延する。遅延回路 3 3 は歪補償前の送信信号  $x(t)$  と帰還信号  $y(t)$  のタイミングを合わせるもので、送信信号を帰還信号が減算部 2 7 b に到達するまで遅延する。遅延回路 3 4 は加算器 2 7 f の入力信号のタイミングを合わせるもので、歪補償係数記憶部 2 2 から出力する歪補償係数  $h_n(p)$  を乗算器 2 7 e から  $\mu e(t) u^*(t)$  が出力するまで遅延する。遅延回路 3 5 はプリディストーション部 2 3 の入力信号のタイミングを合わせるもので、歪補償係数記憶部 2 2 から歪補償係数が読み出されてプリディストーション部に入力するまでの時間、送信信号  $x(t)$  を遅延する。遅延回路 3 6 は、パワー演算部 2 9 a の入力信号のタイミングを合わせるもので、歪補償係数演算部 2 7 より歪補償係数  $h_{n+1}$  が出力するまでの時間、送信信号  $x(t)$  を遅延する。遅延回路 3 7 はセレクタ入力  $X$ ,  $Y$  の出力タイミングを合わせるもので、補正值  $X$  が発生するまで歪補償係数  $h_{n+1}$  の出力タイミングを遅延する。

【0030】

比較部 2 9 は歪補償係数  $h_{n+1}(p)$  が求まった時、該歪補償係数  $h_{n+1}(p)$  を用いた歪補償処理によりプリディストーション部 2 3 より出力されるであろう歪補償信号のパワー  $|x(t) * h_{n+1}(p)|^2$  と DA 変換器 2 4 の上限パワー  $P_{\max}$  を比較する。又、歪補償係数補正部 3 0 は、パワー  $|x(t) * h_{n+1}(p)|^2$  が上限パワー  $P_{\max}$  以下となるように歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正する。歪補償係数更新部 2 8 は、歪補償信号のパワーが上限パワー  $P_{\max}$  より大きいとき、歪補償係数の補正值  $X (= h_{n+1}(p)/m)$  を歪補償係数記憶部 2 2 に記憶し、小さいとき補正しない歪補償係数  $Y (= h_{n+1}(p))$  を歪補償係数記憶部 2 2 に記憶する。以後、プリディストーション部 2 3 は次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部 2 2 より補正済みの歪補償係数を読み出し、歪補償処理して出力する。この際、歪補償信号は等包絡線円 ECIR (図 2) の内側に収まり、DA 変換器で振幅歪、位

相歪は生じない。

【0031】

(b) 第2実施例

図4は送信信号に歪補償係数を乗算して歪補償信号を出力する歪補償装置に適用した本発明の第2実施例であり、図3と同一部分には同一符号を付している。異なる点は、比較部29の構成であり、テーブル29c、演算部29d、比較器29eを有している。テーブル29cは、送信信号 $x(t)$ のパワー $|x(t)|^2$ に応じた最大歪補償係数 $h(p)_{MAX}$ の二乗値 $|h(p)_{MAX}|^2$ を記憶し、演算部29dは歪補償係数 $h_{n+1}(p)$ の二乗値 $|h_{n+1}(p)|^2$ を演算し、比較器29eは $|h(p)_{MAX}|^2$ と $|h_{n+1}(p)|^2$ の大小を比較する。

【0032】

DA変換器の許容上限パワーを $P_{max}$ 、送信信号 $x(t)$ に対する最大歪補償係数を $h(p)_{MAX}$ とすれば次式

$$P_{max} = |x(t) * h(p)_{MAX}|^2 \quad (3)$$

の関係が成り立つ。 $P_{max}$ は一定であるから、送信信号 $x(t)$ と最大歪補償係数 $h(p)_{MAX}$ は1:1の関係があり、送信信号 $x(t)$ が決まれば最大歪補償係数 $h(p)_{MAX}$ が一意に定まる。従って、第1実施例における $P_{max}(=|x(t) * h(p)_{MAX}|^2)$ と歪補償信号のパワー $P_a(=|x(t) * h_{n+1}(p)|^2)$ の大小関係は、 $|h(p)_{MAX}|^2$ と $|h_{n+1}(p)|^2$ の大小関係と一致する。そこで、比較器29eは $|h(p)_{MAX}|^2$ と $|h_{n+1}(p)|^2$ の大小を比較する。又、歪補償係数補正部30は、(1)、(2)式に従って $|h_{n+1}(p)|^2$ が $|h(p)_{MAX}|^2$ 以下となるように歪補償係数 $h_{n+1}(p)$ を $1/m$ に補正する。歪補償係数更新部28は、 $|h_{n+1}(p)|^2 > |h(p)_{MAX}|^2$ のとき、補正された歪補償係数 $X(=h_{n+1}(p)/m)$ を歪補償係数記憶部22に記憶し、 $|h_{n+1}(p)|^2 < |h(p)_{MAX}|^2$ のとき補正しない歪補償係数 $Y(=h_{n+1}(p))$ を歪補償係数記憶部22に記憶する。以後、プリディストーション部23は次の送信信号 $x(t)$ に対する歪補償処理に際して、記憶部22より補正済みの歪補償係数を読み出し、歪補償処理して出力する。この際、歪補償信号は等包絡線円ECIR(図2)の内側に収まり、DA変換器で振幅歪、位相歪は生じない。

【0033】



## (c) 第3実施例

図5は送信信号に歪補償係数を乗算して歪補償信号を出力する歪補償装置に適用した本発明の第3実施例で、図3と同一部分には同一符号を付している。異なる点は

(1) 予め、 $|x(t)|^2$ ,  $h_{n+1}(p)$ の組み合わせに対応させて歪補償係数  $h_{n+1}(n)$  の補正值  $h_{n+1}(p)'$  を歪補償値リミッタテーブル41に記憶する点、

(2) 所望の歪補償係数の補正值をテーブル41より読み出して歪補償係数記憶部22に記憶する点、

(3) 比較部29、歪補償係数補正部30を削除した点である。

歪補償値リミッタテーブル41の作成は以下に従って行う。すなわち、歪補償係数  $h_{n+1}(p)$  を用いて送信信号  $x(t)$  に歪補償処理を施した時の歪補償信号のパワー  $|x(t) * h_{n+1}(p)|^2$  が上限パワー  $P_{max}$  より小さくなるように該歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正する。しかる後、補正值  $h_{n+1}(p)' (= h_{n+1}(p)/m)$  を  $|x(t)|^2$ ,  $h_{n+1}(p)$  の組み合わせに対応させてテーブル化する。この場合、 $|x(t) * h_{n+1}(p)|^2$  が上限パワー  $P_{max}$  より小さければ、歪補償係数  $h_{n+1}(p)$  を補正せずそのまま  $|x(t)|^2$ ,  $h_{n+1}(p)$  の組み合わせに対応させてテーブル化する。

## 【0034】

歪補償処理において、歪補償係数演算部27で歪補償係数  $h_{n+1}(p)$  が演算されると、歪補償係数更新部28は該歪補償係数  $h_{n+1}(p)$ 、送信信号  $x(t)$  のパワー  $|x(t)|^2$  の組み合わせに応じた歪補償係数の補正值  $h_{n+1}(p)'$  をテーブル41より求めて歪補償係数記憶部22に記憶する。以後、プリディストーション部23は次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部22より補正済みの歪補償係数を読み出し歪補償処理して出力する。

以上のようにすれば、比較演算、補正值演算が不要となり、高速に歪補償係数の補正值を得ることができ、しかも、構成がシンプルになる。

## 【0035】

## (d) 第4実施例

図6は送信信号に歪補償係数を乗算して歪補償信号を出力する歪補償装置に適用した本発明の第4実施例で、図5と同一部分には同一符号を付している。異なる

る点は、テーブル 4 1 の位置であり、第 3 実施例では歪補償係数記憶部 2 2 の前段にテーブル 4 1 を設けているが、第 4 実施例では歪補償係数記憶部 2 2 の後段にテーブル 4 1 を設けている。すなわち、第 4 実施例では記憶部 2 2 より歪補償係数を読み出した後にテーブル 4 1 を用いて歪補償係数を補正する。

歪補償処理において、歪補償係数演算部 2 7 で歪補償係数  $h_{n+1}(p)$  が演算されると、歪補償係数更新部 2 8 は該歪補償係数  $h_{n+1}(p)$  をそのまま歪補償係数記憶部 2 2 に記憶する。そして、次の送信信号  $x(t)$  の歪補償処理に際して記憶部 2 2 より歪補償係数  $h_n(p)$  が読み出されると、プリディストーション部 2 3 は該歪補償係数  $h_n(p)$ 、 $|x(t)|^2$  の組み合わせに応じた補正済みの歪補償係数  $h_n(p)'$  をテーブル 4 1 より求めて歪補償処理して出力する。

【0036】

(e) 第 5 実施例

図 7 は歪補償係数の補正演算を簡単にする実施例であり、図 3 の第 1 実施例と同一部分には同一符号を付している。第 1 実施例では、歪補償係数の補正演算において割算が必要となりハードウェア規模が大きくなる。第 5 実施例では割算をビットシフトで実現する。尚、第 5 実施例では、歪補償信号のパワー  $|x(t) * h_{n+1}(p)|^2$  が上限パワー  $P_{max}$  より大きいとき、次式

$$[h_n(p) + \Delta h_{n+1}(p) - \{h_n(p) + \Delta h_{n+1}(p)\} / r]^2 \leq (h_n(p))^2 \quad (4)$$

$$[h_{n+1}(p) - h_{n+1}(p) / r]^2 \leq (h_n(p))^2 \quad (4)'$$

が成立するように歪補償係数  $h_{n+1}(p)$  を  $[h_{n+1}(p) - h_{n+1}(p) / r]$  に補正する。上式において、 $\Delta h_{n+1}(p)$  は乗算器 2 7 e の出力である。(4)' 式が満たされるように  $r$  を決定し、補正值  $h_{n+1}(p)'$  を次式

$$h_{n+1}(p)' = [h_{n+1}(p) - h_{n+1}(p) / r] \quad (5)$$

とすれば、 $h_n(p)$  は DA 変換器リミット以下であるから、補正值  $h_{n+1}(p)'$  も確実にリミット値以下なる。

【0037】

(4) 式を変形すると

$$[h_n(p) + \{\Delta h_{n+1}(p) - (h_n(p) + \Delta h_{n+1}(p)) / r\}]^2 \leq (h_n(p))^2 \quad (4)''$$

となり、

$$\Delta h_{n+1}(p) - (h_n(p) + \Delta h_{n+1}(p)) / r \leq 0 \quad (6)$$

であれば、必ず(4)式が成立する。従って、(6)式より次式

$$r \leq \{h_n(p) + \Delta h_{n+1}(p)\} / \Delta h_{n+1}(p) = h_{n+1}(p) / \Delta h_{n+1}(p) \quad (6)'$$

を満足するように  $r$  を定め、(5)式により歪補償係数  $h_{n+1}(p)$  を補正すればよい。

しかし、(6)' 式では割算が含まれる。そこで、

$$2^H \leq \Delta h_{n+1}(p)$$

を満足する最大の整数  $H$  を求め、 $h_{n+1}(p)$  を  $H$  回シフトすることにより  $r$  を求める。

。この場合、(5)式において割算が含まれる。そこで、次式

$$r \leq 2^R \quad (7)$$

を満足する最小の整数値  $R$  を求めれば、(5)式の右辺は分子である歪補償係数  $h_{n+1}(p)$  を  $R$  回シフトすることにより簡単に求めることができる。

【0038】

歪補償係数補正部 30 において、 $R$  値制御部 30c は(7)式を満足する最小の整数値  $R$  を求めて出力し、演算部 30d はシフトと減算により補正值

$$h_{n+1}(p)' = [h_{n+1}(p) - h_{n+1}(p) / r]$$

を演算してセレクタ 28a に入力する。セレクタ 28a は、歪補償信号のパワー  $P_a$  が上限パワー  $P_{\max}$  より大きいとき、補正值  $X (= [h_{n+1}(p) - h_{n+1}(p) / r])$  を歪補償係数記憶部 22 に記憶し、小さいとき補正しない歪補償係数  $Y (= h_{n+1}(p))$  を歪補償係数記憶部 22 に記憶する。

【0039】

(f) 第6実施例

図8は歪補償係数の補正演算を簡単にする実施例であり、図4の第2実施例と同一部分には同一符号を付している。第2実施例では、歪補償係数の補正演算において割算が必要となりハードウェア規模が大きくなる。第6実施例では割算をビットシフトで実現するもので、歪補償係数補正部 30 の構成は第2実施例と異なるが、図7の構成とまったく同じである。

【0040】

(g) 第7実施例

第1～第6実施例はシングルキャリアの送信装置に適用した例であるが、マル

チキャリアの送信装置にも適用できる。図 9 は複数の送信信号をマルチキャリア信号を用いて送信する場合の送信装置の構成図であり、4 つの周波数を多重して送信する場合の例を示している。デジタルの各送信信号  $x_1(t)$ ,  $x_2(t)$ ,  $x_3(t)$ ,  $x_4(t)$  は周波数シフト部 5 1 ~ 5 4 で  $\exp(j\omega_1 t)$ ,  $\exp(j\omega_2 t)$ ,  $\exp(j\omega_3 t)$ ,  $\exp(j\omega_4 t)$  ( $\omega_n = 2\pi f_n$ ) を乗算されて周波数  $f_1, f_2, f_3, f_4$  に周波数シフトを施された後、合成部 5 5 で周波数多重される。このデジタル周波数多重信号はシングルキャリアの送信信号に対応し、以後、シングルキャリアの場合と同様の歪補償処理が行われる。

## 【0 0 4 1】

図 1 0 は第 1、第 2、第 5、第 6 実施例の歪補償装置を図 9 のマルチキャリア送信装置に適用した場合の第 7 実施例であり、同一部分には同一符号を付している。

図 1 1 は図 5 の第 3 実施例の歪補償装置を図 9 のマルチキャリア送信装置に適用した場合の第 8 実施例であり、図 5、図 9 と同一部分には同一符号を付している。

図 1 2 は図 6 の第 4 実施例の歪補償装置を図 9 のマルチキャリア送信装置に適用した場合の第 9 実施例であり、図 6、図 9 と同一部分には同一符号を付している。

## 【0 0 4 2】

## (C) 主信号に誤差信号を合成して歪デバイスに入力する歪補償装置

以上では、送信信号に歪補償係数を乗算して歪補償信号を発生して送信電力増幅器に入力する歪補償装置に適用した例であるが、主信号（送信信号）と該送信信号に付加する歪成分（誤差信号）のそれぞれを独立に D A 変換した後、合成して送信電力増幅器に入力する歪補償装置にも適用できる。尚、後者の歪補償装置によれば、誤差信号の振幅が小さいため、誤差信号のみを出力する D A 変換器のビット精度を低くでき、又、送信信号のみを出力する D A 変換器にも大きなダイナミックレンジが不要であり、該 D A 変換器のビット精度を低くできる利点がある。

## 【0 0 4 3】

## (a) 第 1 実施例

図 1 3 はアナログの送信信号と誤差信号を合成する歪補償装置の第 1 実施例の構成図であり、これまでの実施例と同一部分には同一符号を付している。

図中、2 1 は関数  $f(p)$  の非線形歪を発生するデバイス（送信電力増幅器）、2 2 は送信電力増幅器の歪を補正する歪補償係数  $h(p)$  を送信信号  $x(t)$  のパワー  $p (=|x(t)|^2)$  に対応させて記憶する歪補償係数記憶部、2 5 は送信電力増幅器の出力信号  $y(t)$  を帰還する帰還系、2 6 はフィードバック信号をデジタルに変換する A/D 変換器、2 7 は歪補償前の送信信号  $x(t)$  とフィードバック信号に基づいて歪補償係数  $h_{n+1}(p)$  を演算する歪補償係数演算部、2 8 はセレクタ 2 8 a を備え、演算された歪補償係数  $h_{n+1}(p)$  あるいは補正された歪補償係数  $h_{n+1}(p)'$  を送信信号パワー  $|x(t)|^2$  に対応させて記憶部 2 2 に記憶する歪補償係数更新部、2 9 は歪補償係数演算部で演算された歪補償係数  $h_{n+1}(p)$  の二乗値  $|h_{n+1}(p)|^2$  と最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  の大小を比較する比較部、3 0 は歪補償係数  $h_{n+1}(p)$  を  $1/m$  して補正值  $h_{n+1}(p)' (=h_{n+1}(p)/m)$  を出力する歪補償係数補正部、3 1 は歪補償係数記憶部 2 2 の読み出しアドレス／書き込みアドレスを発生する送信信号のパワー演算部、3 2 ～3 9 はタイミング合わせ用の遅延回路である。

## 【0 0 4 4】

又、6 1 は誤差信号発生部であり、送信信号のパワー  $|x(t)|^2$  に応じた歪補償係数  $h_n(p)$  を記憶部 2 2 から読み出し、該歪補償係数  $h_n(p)$  を送信信号  $x(t)$  に複素乗算する乗算器 6 1 a、乗算器の出力信号  $x(t)*h_n(p)$  と送信信号  $x(t)$  との差である誤差信号  $E(t)$  を出力する減算器 6 1 b を有している。6 2 はデジタルの誤差信号  $E(t)$  をアナログに変換する D/A 変換器、6 3 は送信信号（主信号） $x(t)$  をアナログに変換する D/A 変換器、6 4 はアナログの送信信号  $x(t)$  アナログの誤差信号  $E(t)$  を合成して出力する合成部である。

## 【0 0 4 5】

DA 変換器 6 2 は歪信号（誤差信号） $E(t)$  のみを DA 変換する構成になっており、歪補償係数の上限値は送信信号  $x(t)$  によらずにある値  $h(p)_{MAX}$  に固定である。従って、送信信号のパワーに応じた歪補償係数  $h_n(p)$  が DA 変換器リミット  $LH_S$

(図 1 4 参照) に接する半径  $h(p)_{MAX}$  の円内にあれば、歪補償係数  $h_n(p)$  がどのような位相であろうとも DA 変換器リミット  $LH_S$  を超えることはなく、DA 変換器 2 4 において振幅、位相がひずむことはない。しかし、歪み関数  $f(p)$  の作用で送信電力増幅器 2 1 の出力振幅が大きくなると、歪補償前の送信信号  $x(t)$  とフィードバック信号の差が大きくなり、歪補償係数演算部 2 7 から出力する歪補償係数  $h_{n+1}(p)$  が大きくなり、最大歪補償係数  $h(p)_{MAX}$  より大きくなる。かかる場合、該歪補償係数  $h_{n+1}(p)$  を補正せずそのまま歪補償係数記憶部 2 2 に記憶すると、いつか該歪補償係数が読み出されることになり、その際、歪補償係数  $h_n(p)$  が DA 変換器リミット  $LH_S$  を越え、DA 変換器 6 2 において振幅歪、位相歪が発生する。

## 【0 0 4 6】

そこで、歪補償係数  $h_{n+1}(p)$  が演算されて記憶部に記憶する前に、該歪補償係数の二乗  $|h_{n+1}(p)|^2$  と上限歪補償係数の二乗  $|h(p)_{MAX}|^2$  の大きさを比較し、 $|h_{n+1}(p)|^2 > |h(p)_{MAX}|^2$  であれば歪補償係数の大きさをその位相を維持したまま  $1/m$  に補正する。このようにすれば、DA 変換器入力が振幅制限されることになり、DA 変換器リミット  $LH_S$  を越えることがなくなり、DA 変換器において振幅歪、位相歪が発生しない。しかも、歪補償係数  $h_{n+1}(p)$  の位相を保持したままその大きさを小さくするものであるため位相追従が可能になる。尚、二乗している理由は歪補償係数  $h_{n+1}(p)$  が複素数であるためである。

## 【0 0 4 7】

以上より、比較部 2 9 は歪補償係数演算部 2 7 で演算された歪補償係数  $h_{n+1}(p)$  の二乗値  $|h_{n+1}(p)|^2$  と最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  の大きさを比較し、歪補償係数更新部 2 8 は、 $|h_{n+1}(p)|^2$  が  $|h(p)_{MAX}|^2$  より小さければ演算された歪補償係数  $h_{n+1}(p)$  を補正することなくそのまま記憶部 2 2 に記憶し、 $|h_{n+1}(p)|^2$  が  $|h(p)_{MAX}|^2$  より大きければ歪補償係数の補正值  $h_{n+1}(p)'$  を記憶部 2 2 に記憶する。

以後、次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部 2 2 より補償済みの歪補償係数  $h_n(p)$  を読み出して誤差信号  $E(t)$  を出力し、合成部 6 4 は DA 変換器 6 2、6 3 でそれぞれ独立に DA 変換されたアナログの主信号（送信信

号)と誤差信号を合成して送信電力増幅器に入力する。この際、歪補償係数 $h_n(p)$ は最大歪補償係数 $h(p)_{MAX}$ より小さいためDA変換器62で振幅歪、位相歪は生じない。

【0048】

(b) 第2実施例

図15は独立にDA変換されたアナログの送信信号と誤差信号を合成に送信電力増幅器に入力する歪補償装置の第2実施例の構成図であり、図13の第1実施例と同一部分には同一符号を付している。異なる点は比較部29及び歪補償係数補正部30の構成を明示した点である。

比較部29は最大歪補償係数の二乗値 $|h(n)_{MAX}|^2$ を保持する記憶部29g、歪補償係数の二乗値 $|h_{n+1}(p)|^2$ を演算する演算部29h、 $|h_{n+1}(p)|^2$ と $|h(p)_{MAX}|^2$ の大小を比較する比較部29iを備えている。歪補償係数補正部30は歪補償係数の二乗値 $|h_{n+1}(p)|^2$ が最大歪補償係数の二乗値 $|h(n)_{MAX}|^2$ より小さくなるように歪補償係数 $h_{n+1}(p)$ を $1/m$ に補正するもので、 $m$ 値制御部30eと補正值演算部30fを有している。 $m$ は係数減衰比で、次式

$$m^2 = |h_{n+1}(p)|^2 / |h(p)_{MAX}|^2$$

の関係があり、 $m$ は

$$m = |h_{n+1}(p)| / |h(p)_{MAX}| \quad (8)$$

より求まる。 $m$ 値制御部30aは(8)式の演算を行って係数減衰比 $m$ を演算し、補正值演算部30bは次式

$$X = h_{n+1}(p) / m$$

により歪補償係数の補正值 $X$ を演算して出力する。

【0049】

比較部29iは歪補償係数 $h_{n+1}(p)$ が求まった時、 $|h_{n+1}(p)|^2$ と $|h(p)_{MAX}|^2$ の大小を比較する。又、歪補償係数補正部30は、歪補償係数の二乗値 $|h_{n+1}(p)|^2$ が最大歪補償係数の二乗値 $|h(n)_{MAX}|^2$ より小さくなるように歪補償係数 $h_{n+1}(p)$ を $1/m$ に補正する。歪補償係数更新部28は、 $|h_{n+1}(p)|^2$ が $|h(p)_{MAX}|^2$ より大きければ歪補償係数 $h_{n+1}(p)$ を補正することなくそのまま記憶部28gに記憶する。また、 $|h_{n+1}(p)|^2$ が $|h(p)_{MAX}|^2$ より大きければ歪補償係数の補正值 $h$

$h_{n+1}(p)'$  を記憶部 2 2 に記憶する。

以後、次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部 2 2 より補正済みの歪補償係数  $h_n(p)$  を読み出して誤差信号  $E(t)$  を出力し、合成部 6 4 は D A 変換器 6 2, 6 3 でそれぞれ独立して D A 変換された送信信号と誤差信号を合成して送信電力増幅器に入力する。この際、歪補償係数  $h_n(p)$  は最大歪補償係数  $h(p)_{MAX}$  より小さいため D A 変換器 6 2 で振幅歪、位相歪は生じない。

【 0 0 5 0 】

### (c) 第 3 実施例

図 1 6 は独立に D A 変換されたアナログの送信信号と誤差信号を合成して送信電力増幅器に入力する歪補償装置の第 3 実施例の構成図であり、図 1 3 の第 1 実施例と同一部分には同一符号を付している。異なる点は

(1) 予め  $h_{n+1}(p)$  に対応させて歪補償係数の補正值  $h_{n+1}(p)'$  を歪補償値リミッタテーブル 4 1 に記憶する点、

(2) 所望の歪補償係数の補正值  $h_{n+1}(p)'$  をテーブル 4 1 より読み出して歪補償係数記憶部 2 2 に記憶する点、

(3) 比較部 2 9、歪補償係数補正部 3 0 を削除した点、

(4) 遅延回路を省略した点である。

歪補償値リミッタテーブル 4 1 の作成は以下に従って行う。すなわち、歪補償係数の二乗値  $|h_{n+1}(p)|^2$  が最大歪補償係数の二乗値  $|h(n)_{MAX}|^2$  より小さくなるように該歪補償係数  $h_{n+1}(p)$  を  $1/m$  に補正し、該補正值  $h_{n+1}(p)' (= h_{n+1}(p)/m)$  を  $h_{n+1}(p)$  に対応させてテーブル化する。この場合、 $|h_{n+1}(p)|^2$  が  $|h(n)_{MAX}|^2$  より小さければ、歪補償係数  $h_{n+1}(p)$  を補正せずそのまま  $h_{n+1}(p)$  に対応させてテーブル化する。

【 0 0 5 1 】

歪補償処理において、歪補償係数演算部 2 7 で歪補償係数  $h_{n+1}(p)$  が演算されると、歪補償係数更新部 2 8 は該歪補償係数  $h_{n+1}(p)$  に応じた歪補償係数の補正值  $h_{n+1}(p)'$  をテーブル 4 1 より求めて歪補償係数記憶部 2 2 に記憶する。

以後、次の送信信号  $x(t)$  に対する歪補償処理に際して、記憶部 2 2 より補正済みの歪補償係数  $h_n(p)$  を読み出して誤差信号  $E(t)$  を出力し、合成部 6 4 は D



A変換器 6 2, 6 3 でそれぞれ独立に D A 変換された送信信号と誤差信号を合成して送信電力増幅器 2 1 に入力する。この際、歪補償係数  $h_n(p)$  は最大歪補償係数  $h(p)_{MAX}$  より小さいため D A 変換器 6 2 で振幅歪、位相歪は生じない。

【0052】

(d) 第 4 実施例

図 1 7 は独立に D A 変換されたアナログの送信信号と誤差信号を合成して送信電力増幅器に入力する歪補償装置の第 4 実施例の構成図であり、図 1 6 と同一部分には同一符号を付している。異なる点は、テーブル 4 1 の位置であり、第 3 実施例では歪補償係数記憶部 2 2 の前段にテーブル 4 1 を設けているが、第 4 実施例では歪補償係数記憶部 2 2 の後段にテーブル 4 1 を設けている。すなわち、第 4 実施例では記憶部 2 2 より歪補償係数を読み出した後にテーブル 4 1 を用いて歪補償係数を補正する。

歪補償処理において、歪補償係数演算部 2 7 で歪補償係数  $h_{n+1}(p)$  が演算されると、歪補償係数更新部 2 8 は該歪補償係数  $h_{n+1}(p)$  をそのまま歪補償係数記憶部 2 2 に記憶する。そして、次の、送信信号  $x(t)$  の歪補償処理に際して記憶部 2 2 より歪補償係数  $h_n(p)$  が読み出されると、誤差信号発生部 6 1 は該歪補償係数  $h_n(p)$  に応じた補正歪補償係数  $h_n(p)'$  をテーブル 4 1 より求めて誤差信号  $E(t)$  を出力し、合成部 6 4 は D A 変換器 6 2, 6 3 でそれぞれ独立に D A 変換された送信信号と誤差信号を合成して送信電力増幅器 2 1 に入力する。

【0053】

(e) マルチキャリアの送信装置に適用した実施例

第 1 ～ 第 4 実施例はシングルキャリアの送信装置に適用した例であるが、マルチキャリアの送信装置にも適用できる。図 1 8 は複数の送信信号をマルチキャリア信号を用いて送信する場合の送信装置の構成図であり、4 つの周波数を多重して送信する場合の例を示している。

各キャリアの送信信号  $x_1(t)$ ,  $x_2(t)$ ,  $x_3(t)$ ,  $x_4(t)$  は、各々独立の D A 変換器 7 1<sub>1</sub> ～ 7 1<sub>4</sub> によりアナログ信号に変換され、フィルタ 7 2<sub>1</sub> ～ 7 2<sub>4</sub> を通過後、周波数変換部 7 3<sub>1</sub> ～ 7 3<sub>4</sub> で所望のキャリア周波数  $f_1, f_2, f_3, f_4$  に周波数変換され (図 1 9 の (a) 参照)、合成部 7 4 で周波数多重される。

得られた周波数多重信号(主信号)  $S_M$  は合成部 6 4 において誤差信号発生部 6 1 から出力する誤差信号  $E(t)$  と合成されて送信電力増幅器 2 1 に入力される。送信電力増幅器 2 1 の出力の一部は周波数変換器 7 5 で周波数  $f_1 - f_0, f_2 - f_0, f_3 - f_0, f_4 - f_0$  の多重信号に周波数変換され、フィルタ 7 6 通過後に A/D 変換器 2 6 で A/D 変換されフィードバック信号  $S_F$  として歪補償係数演算部 2 7 に入力する。

【0054】

一方、送信信号  $x_1(t), x_2(t), x_3(t), x_4(t)$  は周波数シフト部 7 7<sub>1</sub> ~ 7 7<sub>4</sub> で  $\exp j(\omega_1 - \omega_0)t, \exp j(\omega_2 - \omega_0)t, \exp j(\omega_3 - \omega_0)t, \exp j(\omega_4 - \omega_0)t$  (ただし  $\omega_n = 2\pi f_n$ ) を乗算されて周波数  $f_1 - f_0, f_2 - f_0, f_3 - f_0, f_4 - f_0$  に周波数シフトを施された後(図 1 9 の (b) 参照)、合成部 7 8 で周波数多重され、歪補償装置に参照信号  $S_R$  として入力する。

歪補償装置は、参照信号  $S_R$  とフィードバック信号  $S_F$  を用いて電力増幅器 2 1 の非線形歪みに起因する誤差信号  $E$  を計算して出力する。D/A 変換器 6 2 は得られた誤差信号  $E$  を D/A 変換し、フィルタ 7 9 を介して周波数変換部 8 0 に入力する。周波数変換部 8 0 は誤差信号  $E$  に周波数  $f_0$  の信号を乗算して、周波数  $f_1, f_2, f_3, f_4$  の誤差信号にアップコンバートする。合成部 6 4 は周波数  $f_1, f_2, f_3, f_4$  の主信号(送信信号)  $S_M$  と周波数  $f_1, f_2, f_3, f_4$  の誤差信号  $E$  を合成し、合成信号を送信電力増幅器 2 1 に入力する。これにより周波数多重信号(主信号)にアンプの非線形歪みの逆特性を付加した信号が得られる。

【0055】

図 2 0 は図 1 3 の第 1 実施例の歪補償装置を図 1 8 のマルチキャリア送信装置に適用した場合の第 5 実施例であり、図 1 3 及び図 1 8 と同一部分には同一符号を付している。但し、7 0<sub>1</sub> ~ 7 0<sub>3</sub> はタイミング合わせ用の遅延回路である。

図 2 1 は図 1 5 の第 2 実施例の歪補償装置を図 1 8 のマルチキャリア送信装置に適用した場合の第 5 実施例であり、図 1 5 及び図 1 8 と同一部分には同一符号を付している。

図 2 2 は図 1 6 の第 3 実施例の歪補償装置を図 1 8 のマルチキャリア送信装置に適用した場合の第 7 実施例であり、図 1 6 及び図 1 8 と同一部分には同一符号

を付している。

図 2 3 は図 1 7 の第 4 実施例の歪補償装置を図 1 8 のマルチキャリア送信装置に適用した場合の第 8 実施例であり、図 1 7 及び図 1 8 と同一部分には同一符号を付している。

【0056】

(f) 別のマルチキャリアの送信装置に適用した実施例

図 2 4 は複数の送信信号をマルチキャリア信号を用いて送信する別の送信装置の構成図であり、4 つの周波数を多重して送信する場合の例を示している。

各キャリアの送信信号  $x_1(t)$ ,  $x_2(t)$ ,  $x_3(t)$ ,  $x_4(t)$  は、周波数シフト部 9 1<sub>1</sub> ~ 9 1<sub>4</sub> で  $\exp j\omega_1 t$ ,  $\exp j\omega_2 t$ ,  $\exp j\omega_3 t$ ,  $\exp j\omega_4 t$  (ただし  $\omega_n = 2\pi f_n$ ) を乗算されて周波数  $f_1, f_2, f_3, f_4$  に周波数シフトを施された後 (図 2 5 (a) 参照)、各々独立の DA 変換器 9 2<sub>1</sub> ~ 9 2<sub>4</sub> によりアナログ信号に変換され、合成部 9 3 で周波数多重される。周波数多重信号はローパスフィルタ 9 9 を通過後、周波数シフト部 1 0 0 で高周波数帯  $f_0 - f_1, f_0 - f_2, f_0 - f_3, f_0 - f_4$  にシフトされ (図 2 5 (b) 参照)、主信号  $S_M$  となって合成部 6 4 に入力する。以後、周波数多重信号 (主信号)  $S_M$  は合成部 6 4 において誤差信号発生部 6 1 から出力する誤差信号  $E$  と合成されて送信電力増幅器 2 1 に入力される。送信電力増幅器 2 1 の出力の一部は周波数変換器 9 4 で周波数  $f_1, f_2, f_3, f_4$  の低周波数帯の多重信号に周波数変換され、フィルタ 9 5 通過後に AD 変換器 2 6 で AD 変換されフィードバック信号  $S_F$  として歪補償係数演算部 2 7 に入力する。

【0057】

又、周波数シフト部 9 1<sub>1</sub> ~ 9 1<sub>4</sub> の出力は合成部 9 6 で周波数合成された後、歪補償装置に参照信号  $S_R$  として入力する。

歪補償装置は、参照信号  $S_R$  とフィードバック信号  $S_F$  を用いて電力増幅器 2 1 の非線形歪みに起因する誤差信号  $E$  を計算して出力する。DA 変換器 6 2 は得られた誤差信号  $E$  を DA 変換し、フィルタ 9 7 を介して周波数変換器 9 8 に入力する。周波数変換器 9 8 は周波数  $f_1, f_2, f_3, f_4$  の誤差信号  $E$  に周波数  $f_0$  の高周波数信号を乗算して高周波数帯  $f_0 - f_1, f_0 - f_2, f_0 - f_3, f_0 - f_4$  にシフトする。合成部 6 4 は主信号 (送信信号)  $S_M$  と誤差信号  $E$  を合成し、合成信号を送信

電力増幅器 2 1 に入力する。これにより周波数多重信号（主信号）にアンプの非線形歪みの逆特性を付加した信号が得られる。

【0 0 5 8】

図 2 6 は図 1 3 の第 1 実施例の歪補償装置を図 2 4 のマルチキャリア送信装置に適用した場合の第 9 実施例であり、図 1 3 及び図 2 4 と同一部分には同一符号を付している。但し、 $90_1 \sim 90_3$  はタイミング合わせ用の遅延回路である。

図 2 7 は図 1 5 の第 2 実施例の歪補償装置を図 2 4 のマルチキャリア送信装置に適用した場合の第 1 0 実施例であり、図 1 6 及び図 2 4 と同一部分には同一符号を付している。

図 2 8 は図 1 6 の第 3 実施例の歪補償装置を図 2 4 のマルチキャリア送信装置に適用した場合の第 1 1 実施例であり、図 1 7 及び図 2 4 と同一部分には同一符号を付している。

図 2 9 は図 1 7 の第 4 実施例の歪補償装置を図 2 4 のマルチキャリア送信装置に適用した場合の第 1 2 実施例であり、図 1 5 及び図 2 4 と同一部分には同一符号を付している。

以上、本発明を実施例により説明したが、本発明は請求の範囲に記載した本発明の主旨に従い種々の変形が可能であり、本発明はこれらを排除するものではない。

【0 0 5 9】

#### 【発明の効果】

以上本発明によれば、DA変換器の入力振幅がDA変換器のリミットを越えないように事前に歪補償係数の大きさをその位相を維持したまま補正するから、振幅制限しても位相追従が可能になる。この結果、歪補償しない場合以上に歪特性を劣化させることはない。

又、本発明によれば、歪補償後の送信信号のパワーが許容されている上限パワーを越えないように事前に歪補償係数の大きさをその位相を維持したまま補正するから、振幅制限しても位相追従が可能になる。

又、本発明によれば、予め歪補償係数の補正值をテーブル化しておくことにより比較演算、補正值演算処理を不要にでき、構成をシンプルにでき、かつ、補正

値を簡単に求めることができる。

【0060】

又、本発明によれば、分母を2の冪数で近似することにより、補正值算出に際して必要になる割算をビットシフトで簡単に求めることができる。

又、本発明によれば、送信信号に歪補償係数を乗算して歪デバイスに入力する歪補償方式及び参照信号（送信信号）に歪補償係数を乗算して得られた信号と送信信号との差を誤差信号として発生し、誤差信号、主信号（送信信号）を別個にDA変換して合成して歪デバイスに入力する歪補償方式の両方に適用することができる。

又、本発明によれば、シングルキャリアの送信装置やマルチキャリアの送信装置の両方に適用可能である。

【図面の簡単な説明】

【図1】

本発明のシングルキャリアタイプの歪補償装置の概略構成図である。

【図2】

本発明の原理説明図である。

【図3】

本発明の第1実施例の構成図である。

【図4】

本発明の第2実施例の構成図である。

【図5】

本発明の第3実施例の構成図である。

【図6】

本発明の第4実施例の構成図である。

【図7】

本発明の第5実施例の構成図である。

【図8】

本発明の第6実施例の構成図である。

【図9】

マルチキャリアタイプの送信装置に歪補償装置を付加した構成図である。

【図 1 0】

マルチキャリアタイプの歪補償装置の構成図（第 7 実施例）である。

【図 1 1】

マルチキャリアタイプの歪補償装置の構成図（第 8 実施例）である。

【図 1 2】

マルチキャリアタイプの歪補償装置の構成図（第 9 実施例）である。

【図 1 3】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する第 1 実施例である。

【図 1 4】

本発明の原理説明図である。

【図 1 5】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する第 2 実施例である。

【図 1 6】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する第 3 実施例である。

【図 1 7】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する第 4 実施例である。

【図 1 8】

マルチキャリアタイプの送信装置に歪補償装置を付加した構成図である。

【図 1 9】

周波数変換説明図である。

【図 2 0】

マルチキャリアタイプの歪補償装置の構成図（第 5 実施例）である。

【図 2 1】

マルチキャリアタイプの歪補償装置の構成図（第 6 実施例）である。

【図 2 2】

マルチキャリアタイプの歪補償装置の構成図（第 7 実施例）である。

【図 2 3】

マルチキャリアタイプの歪補償装置の構成図（第 8 実施例）である。

【図 2 4】

マルチキャリアタイプの別の送信装置に歪補償装置を付加した構成図である。

【図 2 5】

周波数変換説明図である。

【図 2 6】

マルチキャリアタイプの歪補償装置の構成図（第 9 実施例）である。

【図 2 7】

マルチキャリアタイプの歪補償装置の構成図（第 1 0 実施例）である。

【図 2 8】

マルチキャリアタイプの歪補償装置の構成図（第 1 1 実施例）である。

【図 2 9】

マルチキャリアタイプの歪補償装置の構成図（第 1 2 実施例）である。

【図 3 0】

従来の送信装置の構成図である。

【図 3 1】

送信電力増幅器の非直線性による問題点説明図である。

【図 3 2】

従来のデジタル非直線型歪補償機能を備えた送信装置の構成図である。

【図 3 3】

補償部の機能構成図である。

【図 3 4】

適応LMSアルゴリズムによる歪補償処理説明図である。

【図 3 5】

$x(t) = I(t) + j Q(t)$  と複素表現した送信装置全体の構成図である。

【図 3 6】

従来の歪補償装置の問題点説明図である。

【符号の説明】

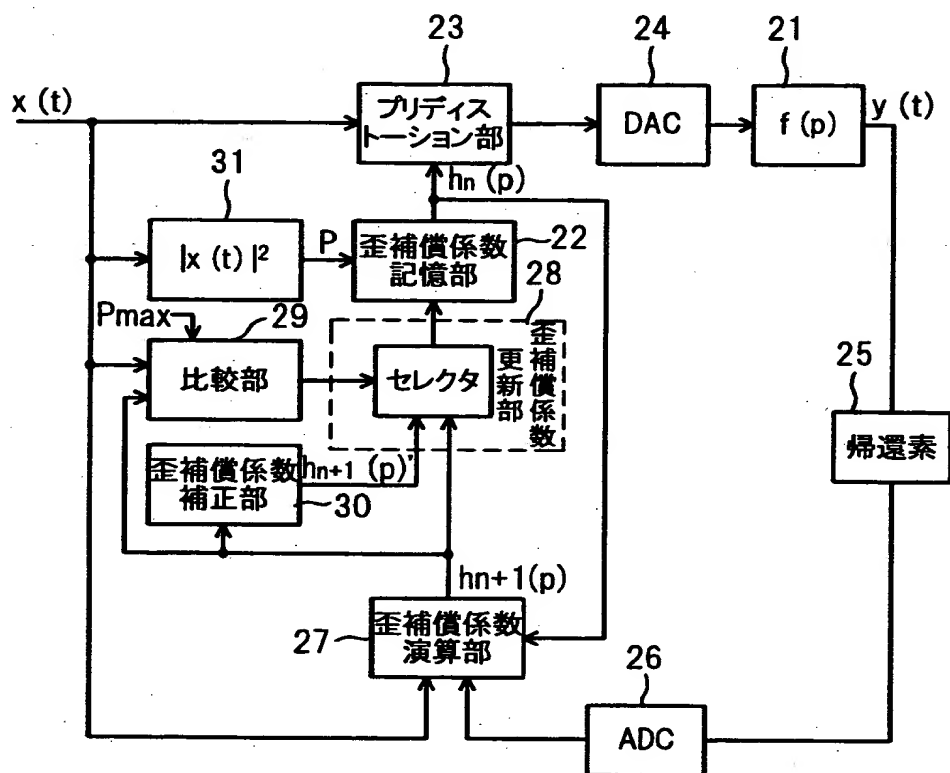
- 2 1・・・歪デバイス（送信電力増幅器）
- 2 2・・・歪補償係数記憶部
- 2 3・・・プリディストーション部
- 2 4・・・D A変換器
- 2 5・・・帰還系
- 2 6・・・A D変換器
- 2 7・・・歪補償係数演算部
- 2 8・・・歪補償係数更新部
- 2 9・・・比較部
- 3 0・・・歪補償係数補正部
- 3 1・・・パワー演算部



【書類名】 図面

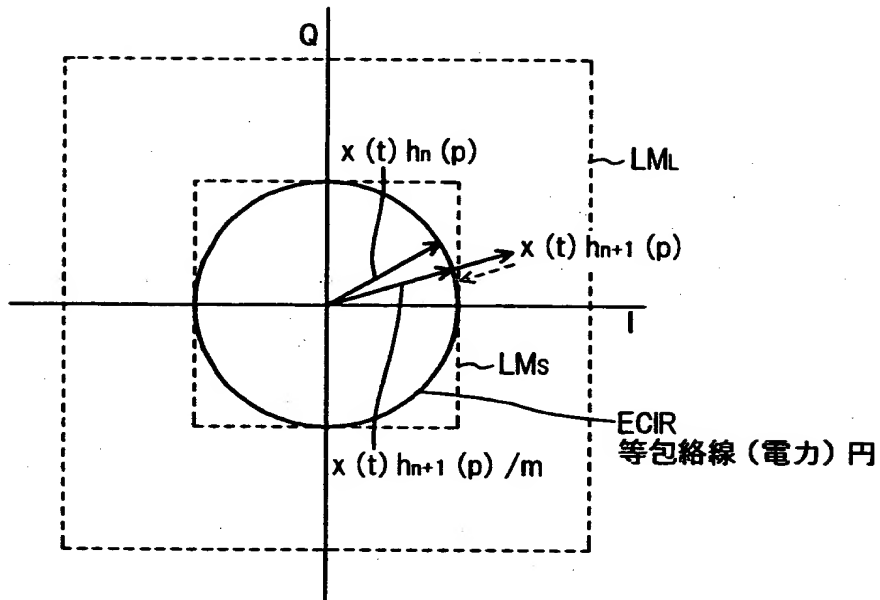
【図 1】

本発明のシングルキャリアタイプ歪補償装置の概略構成図



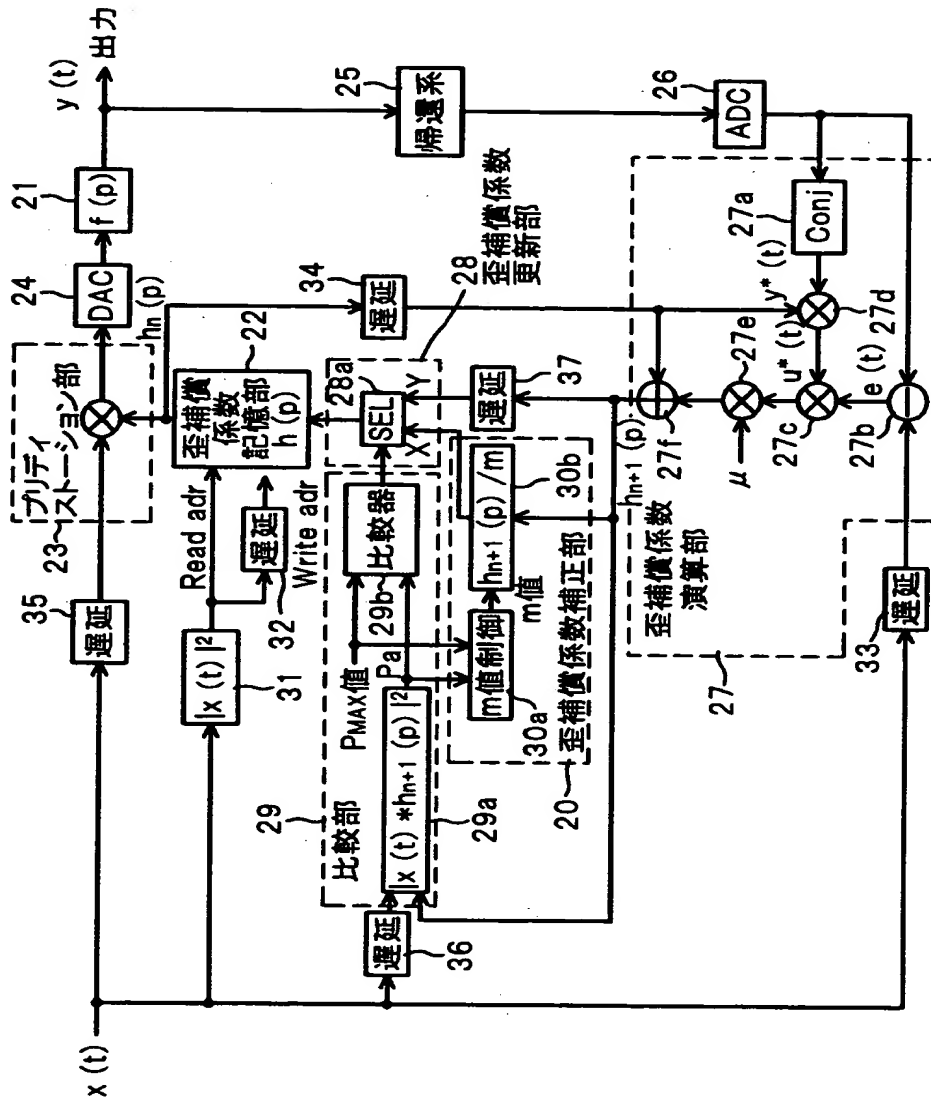
【図 2】

本発明の原理説明図



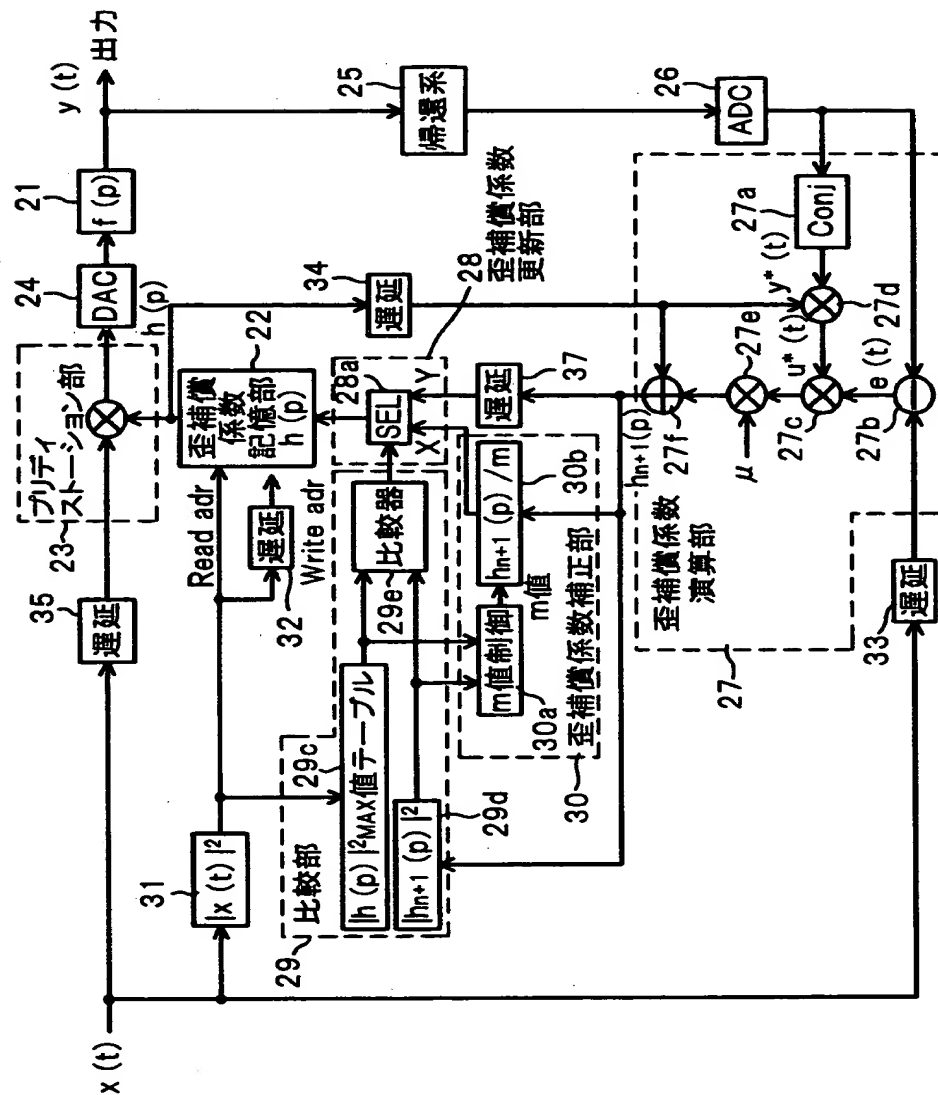
【図 3】

## 本発明の第1実施例構成図

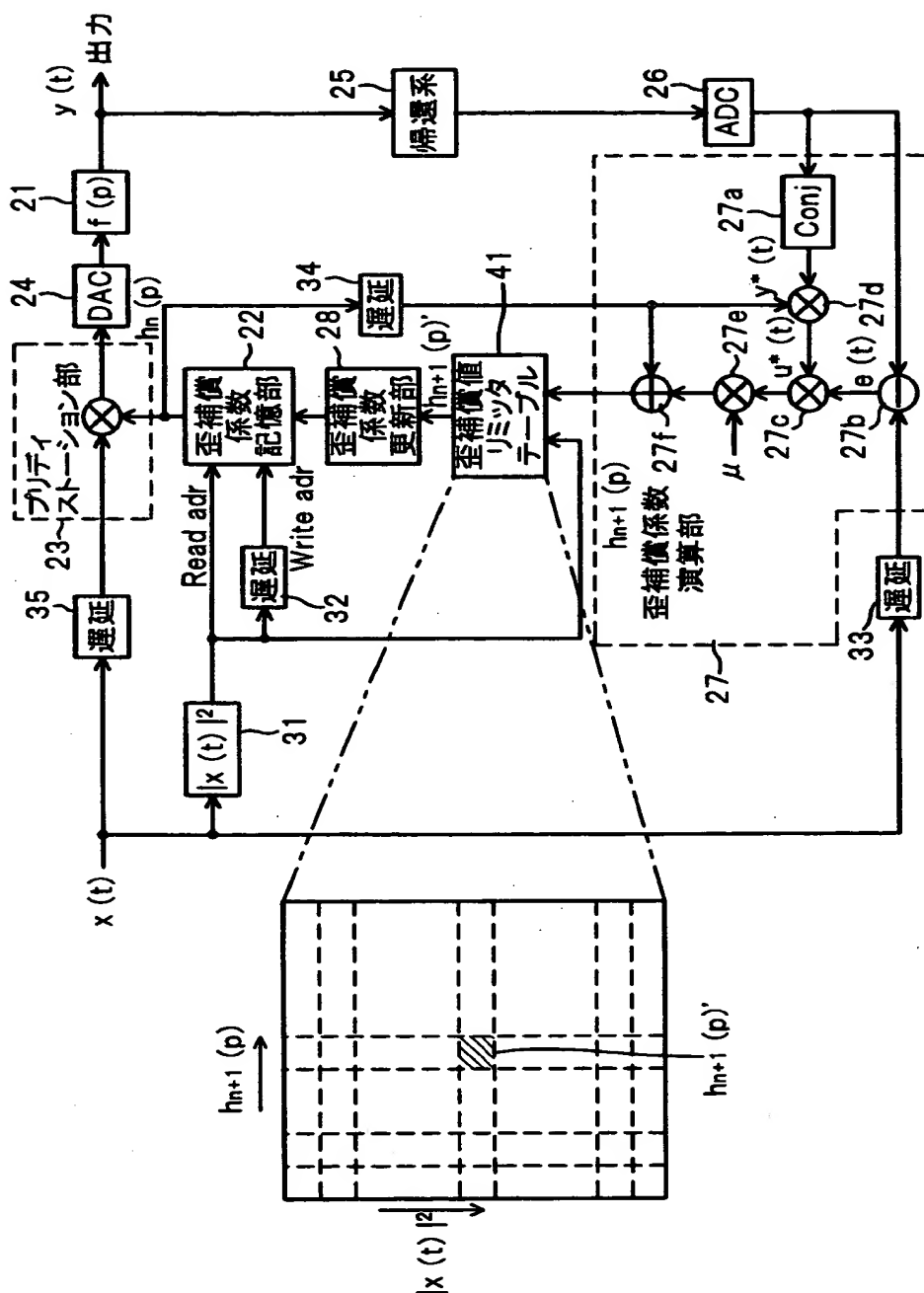


【図4】

## 本発明の第2実施例構成図

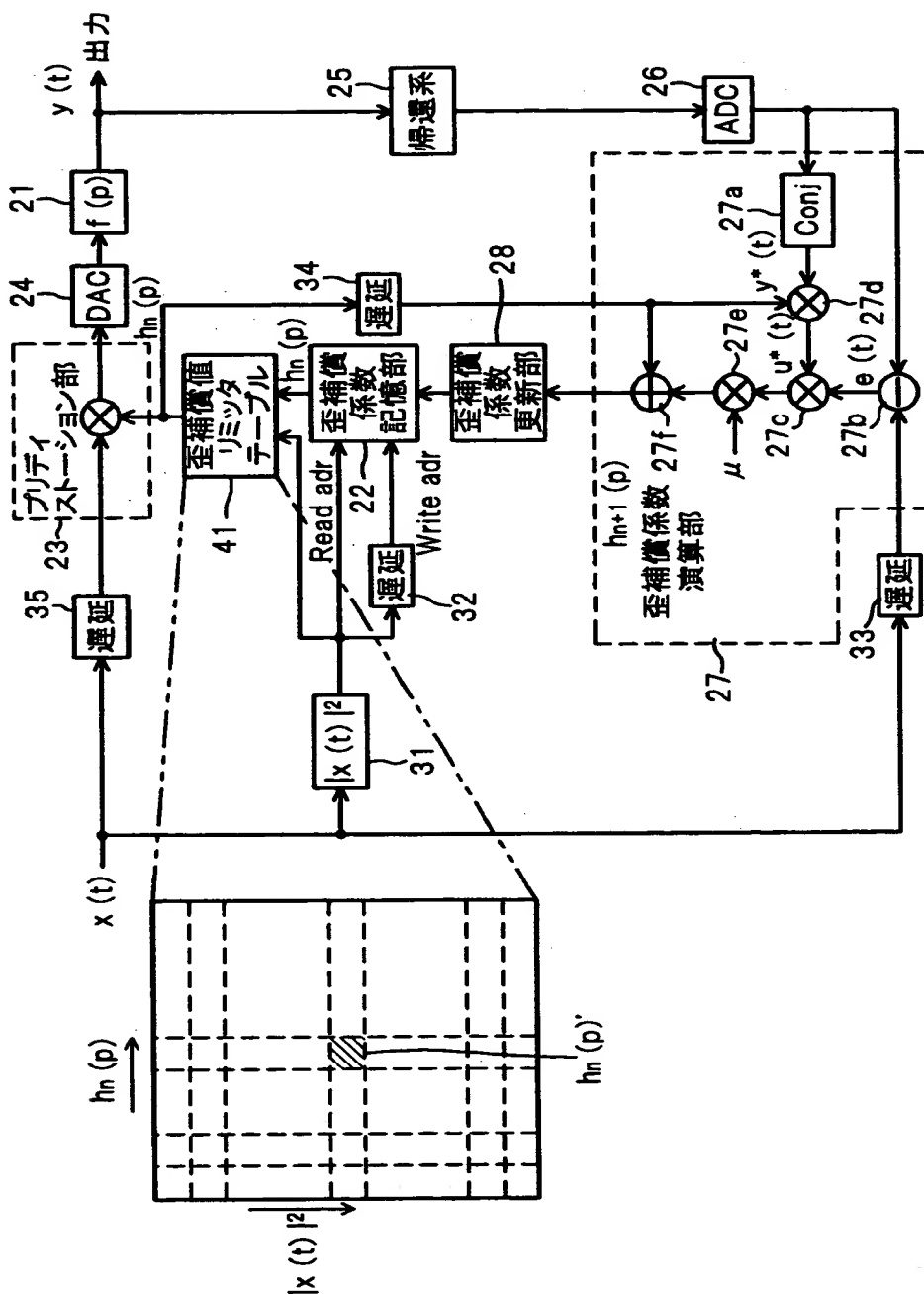


### 本発明の第3実施例構成図



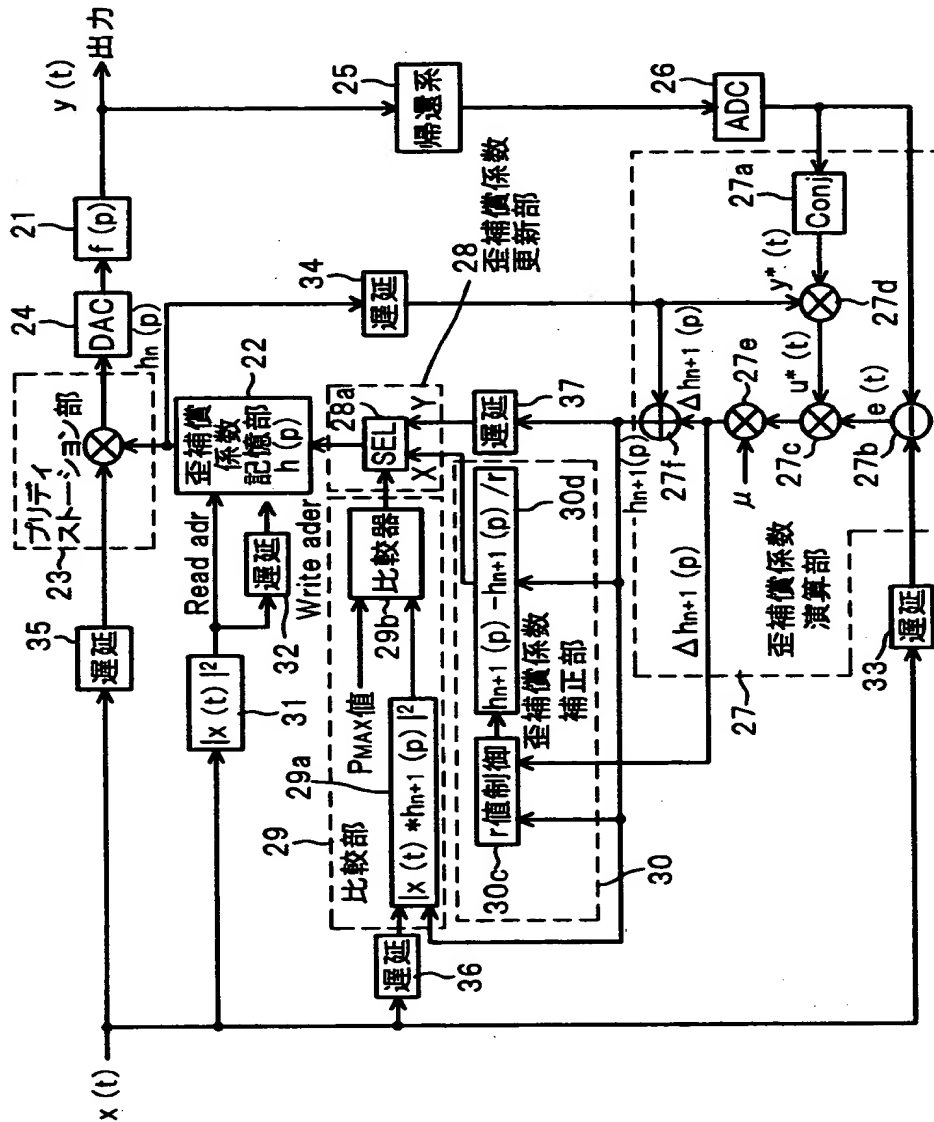
【図 6】

### 本発明の第4実施例構成図



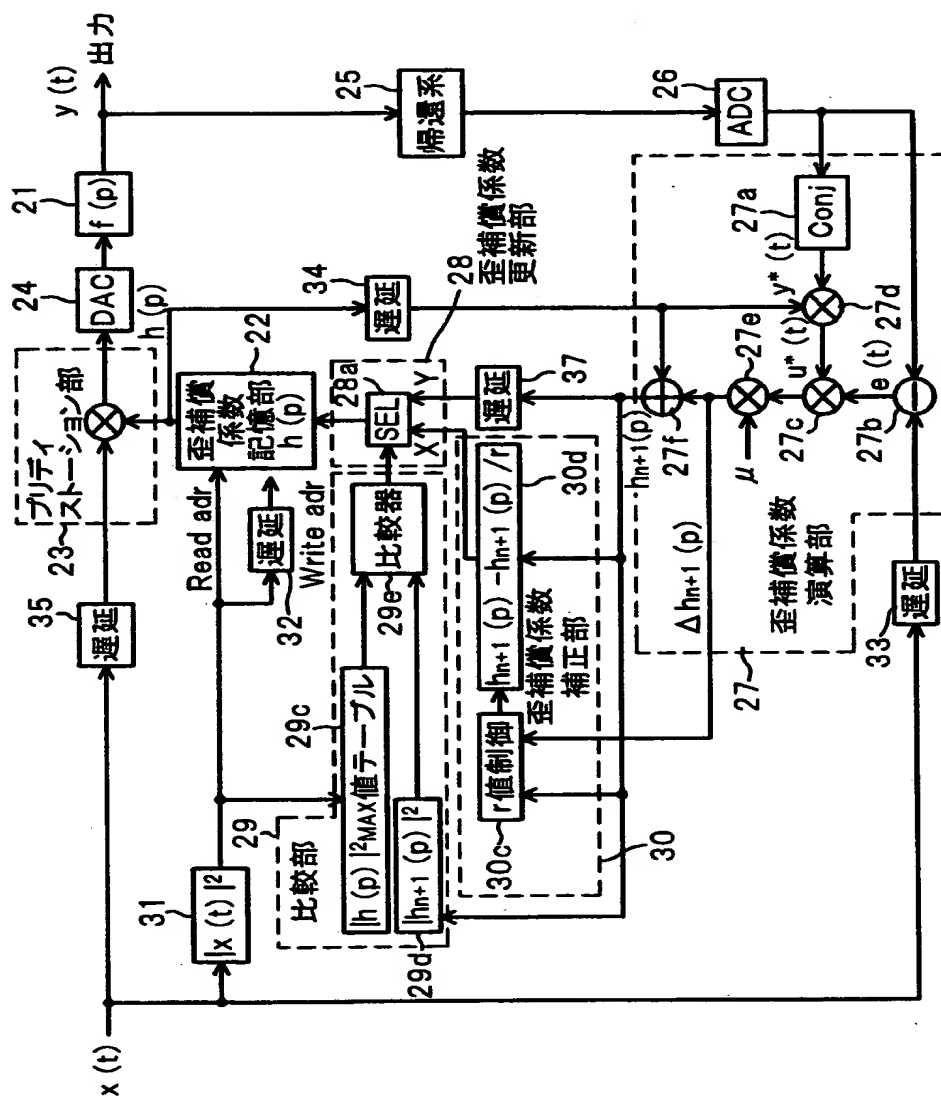
【図 7】

本発明の第5実施例構成図



【图 8】

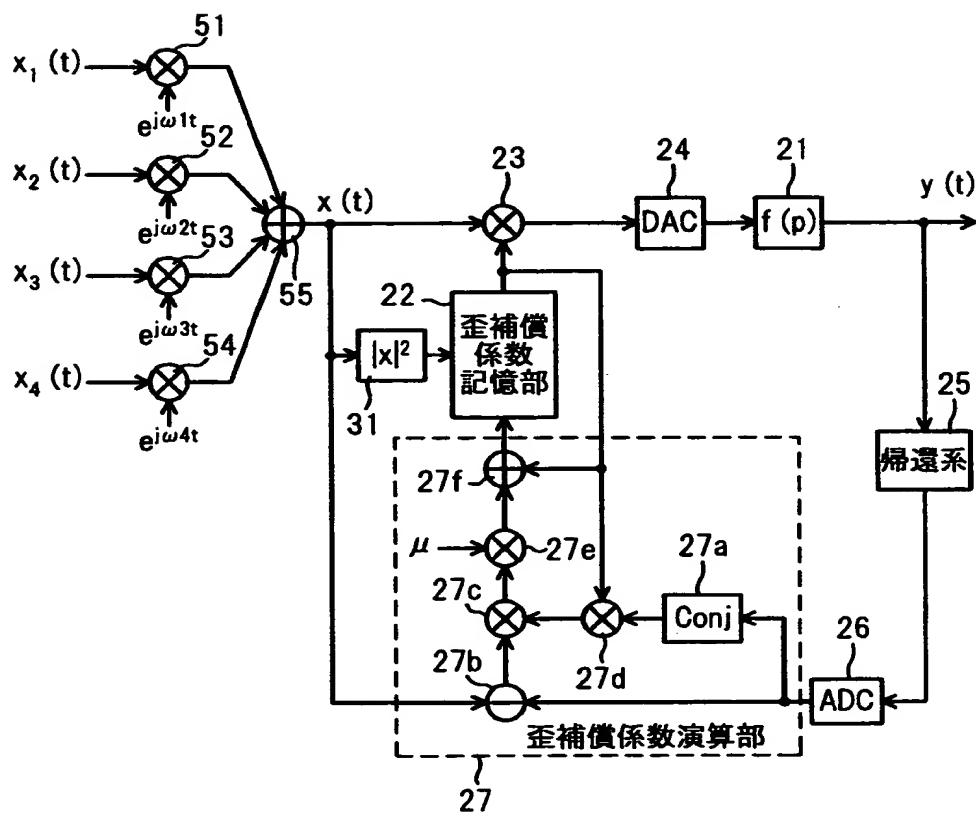
### 本発明の第6実施例構成図





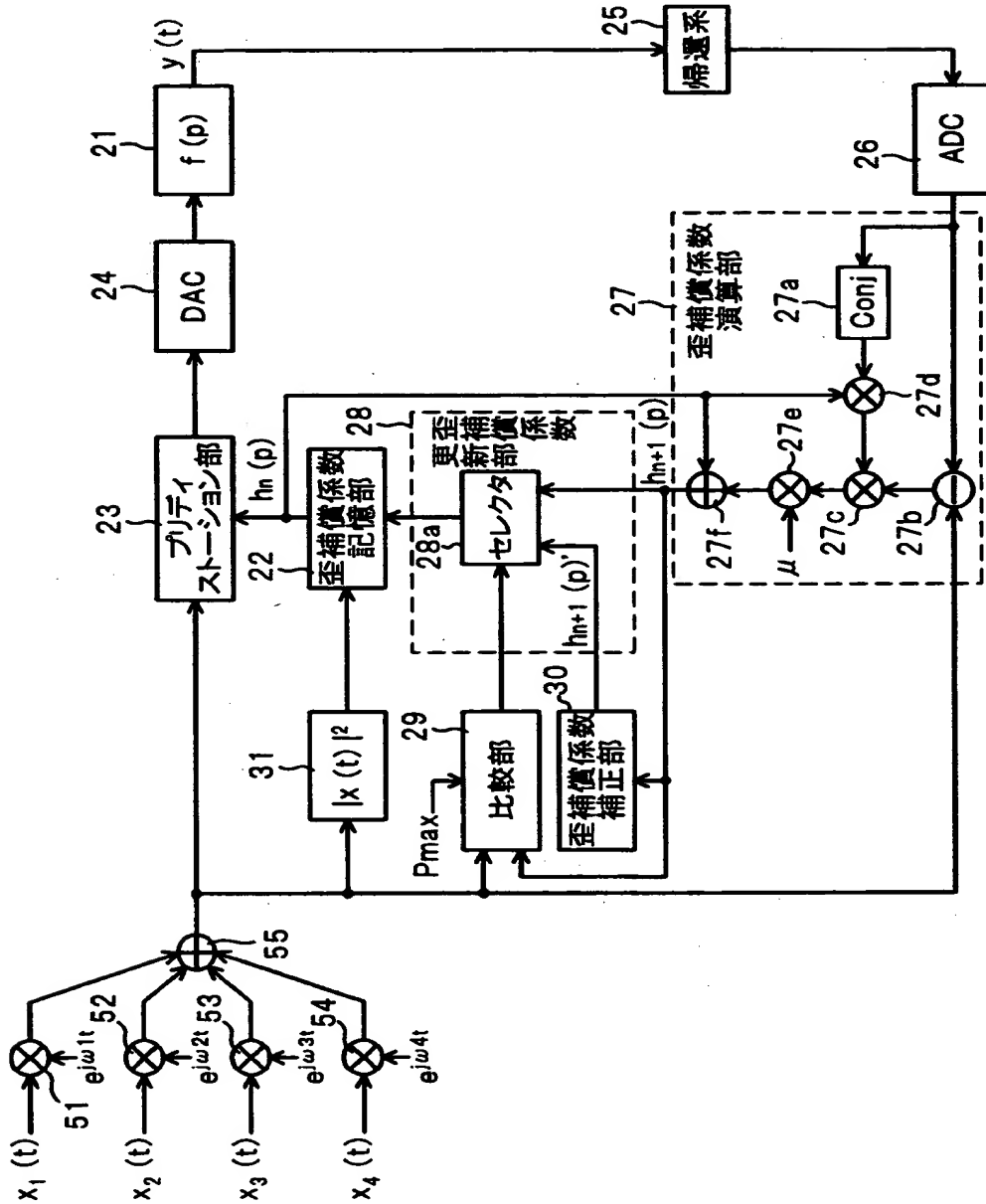
【図 9】

マルチキャリアタイプの送信装置に  
歪補償装置を付加した構成



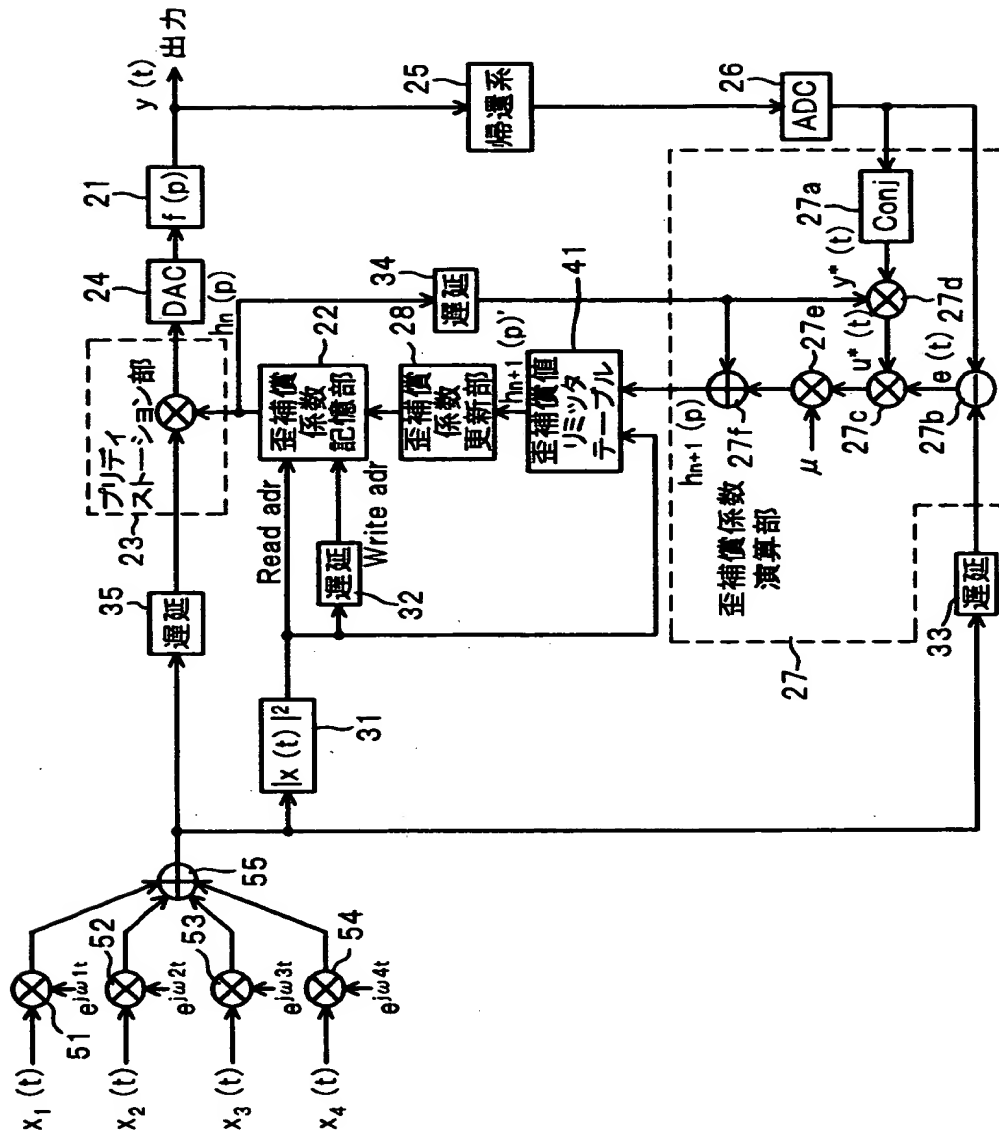
【図 1 0】

本発明のマルチキャリアタイプ歪補償装置の  
構成図(第7実施例)



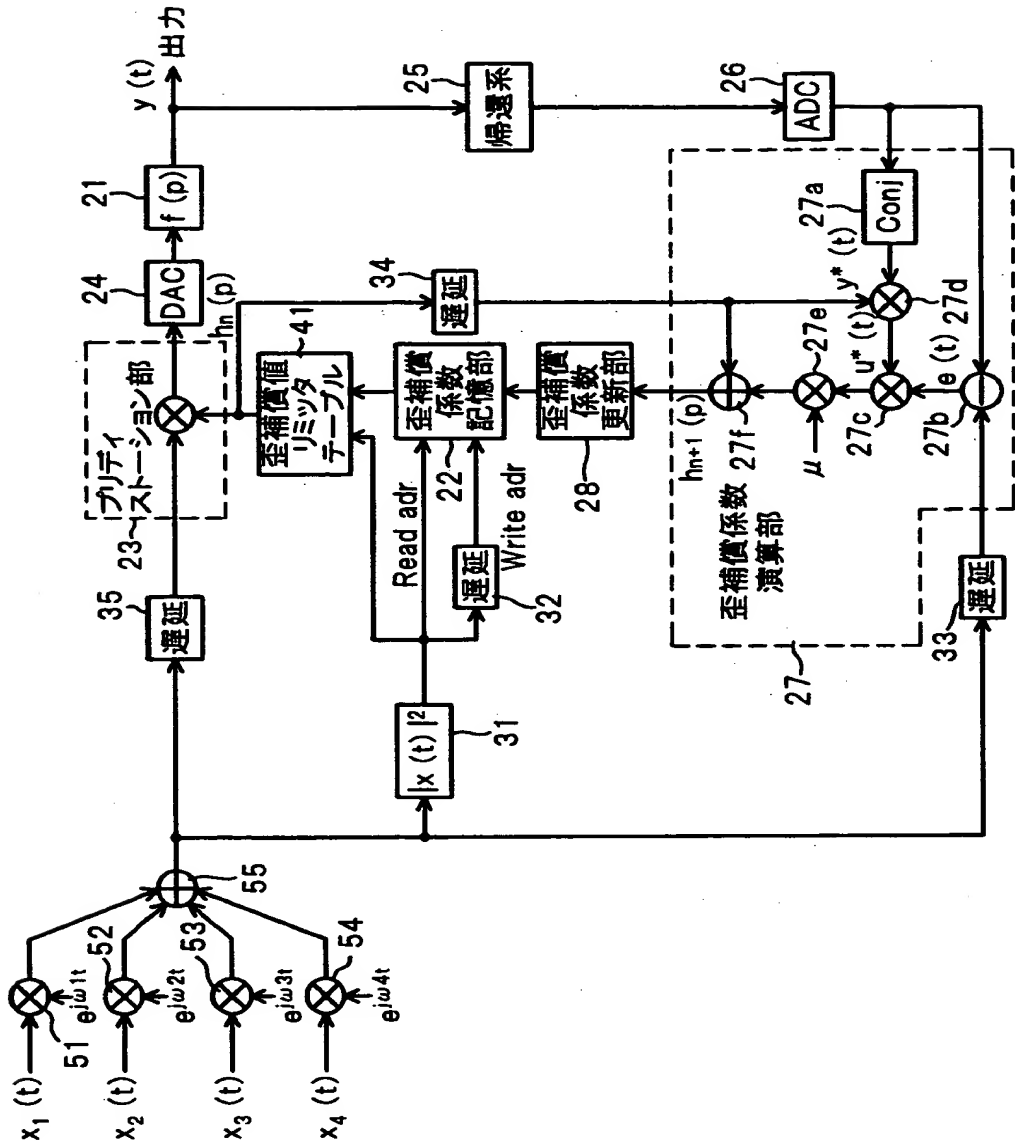
【図 1 1】

マルチキャリアタイプの構成図  
(第8実施例)



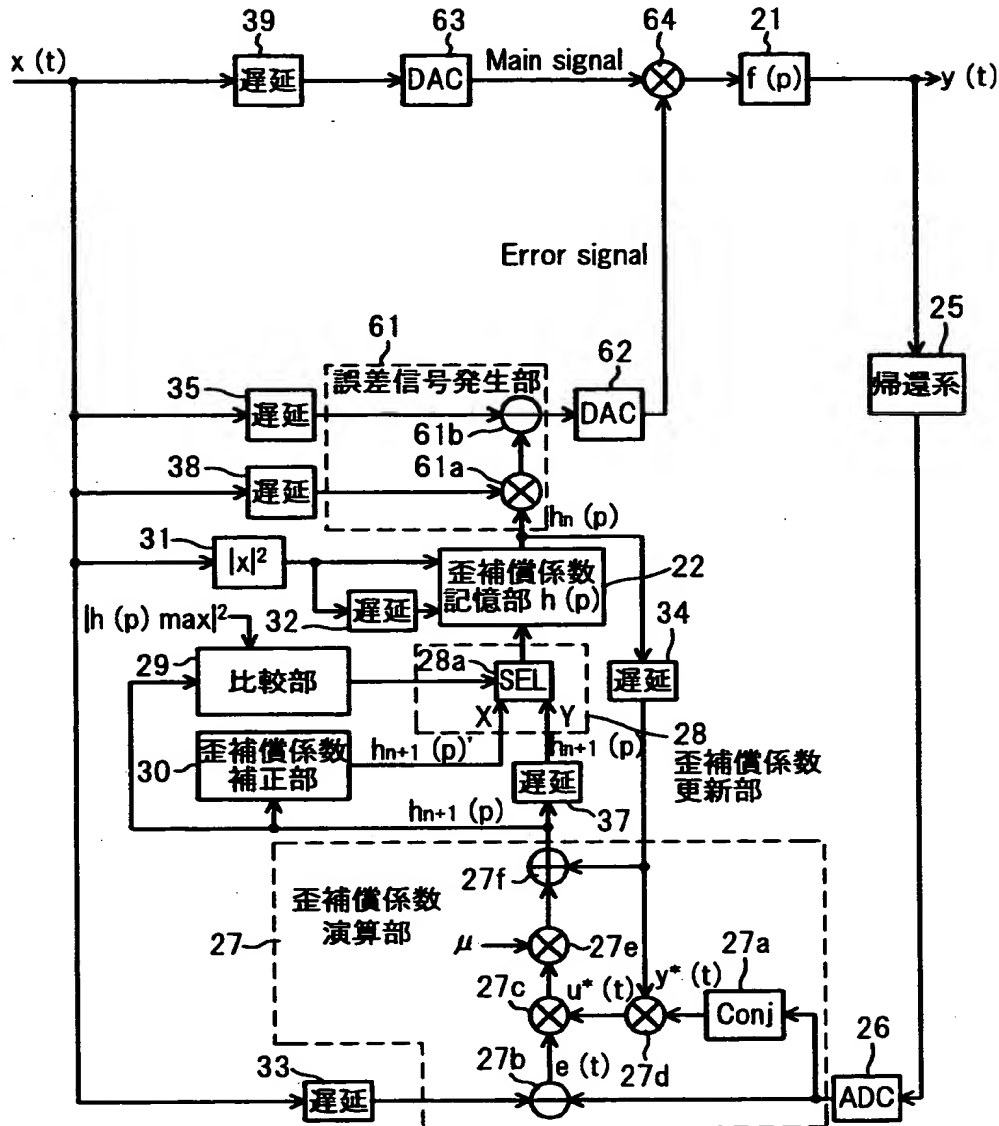
【図 1 2】

マルチキャリアタイプの構成図  
(第9実施例)



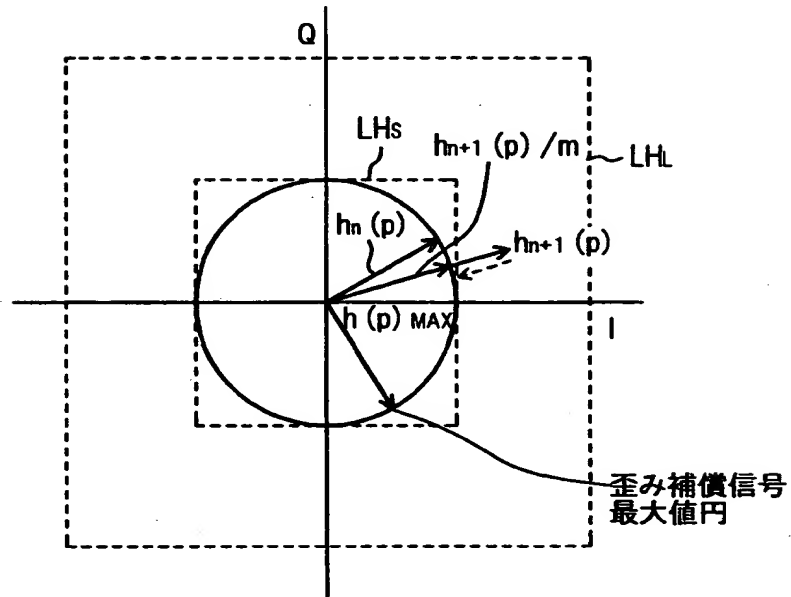
【図 1 3】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する歪補償装置の第1実施例



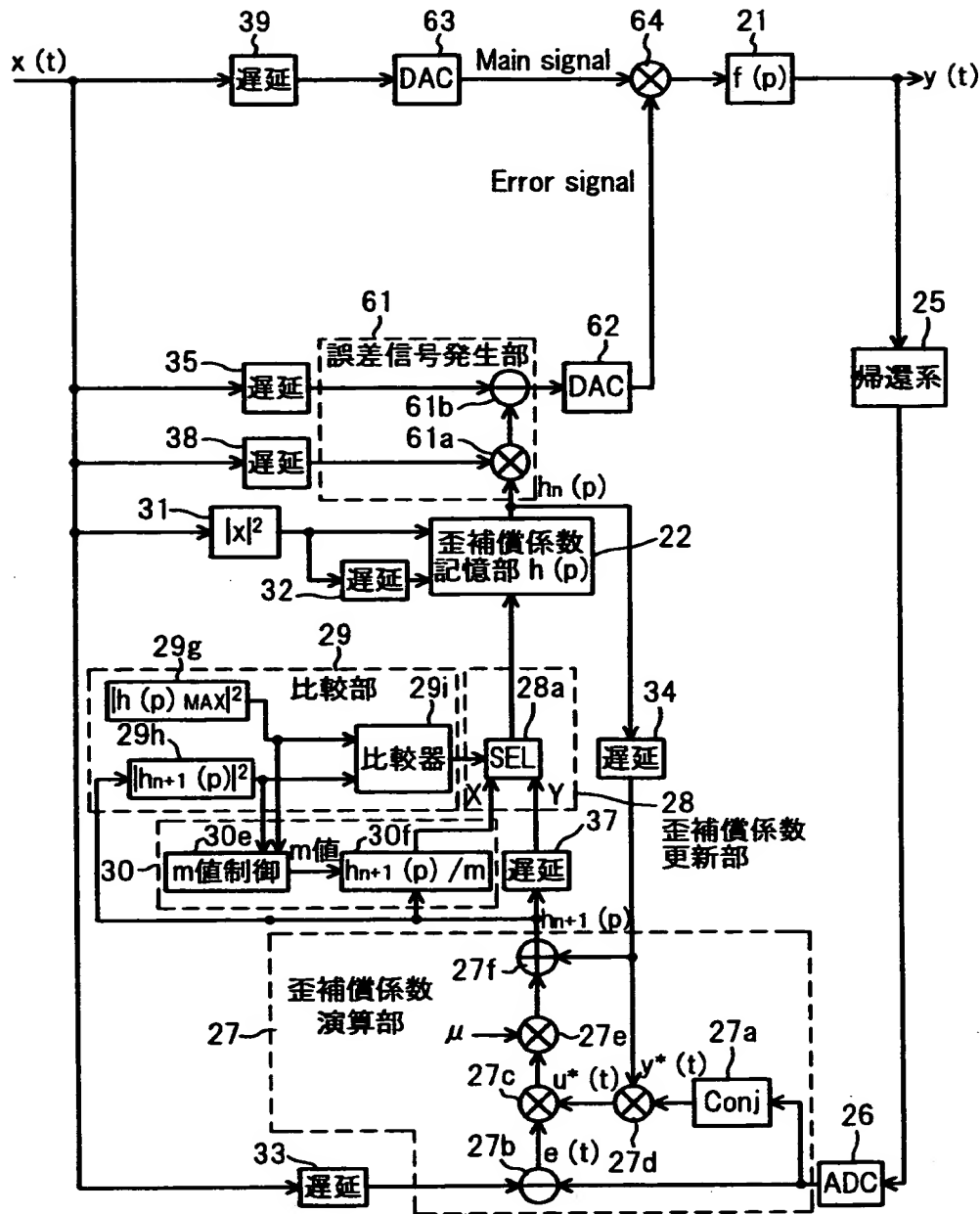
【図 1 4】

本発明の原理説明図



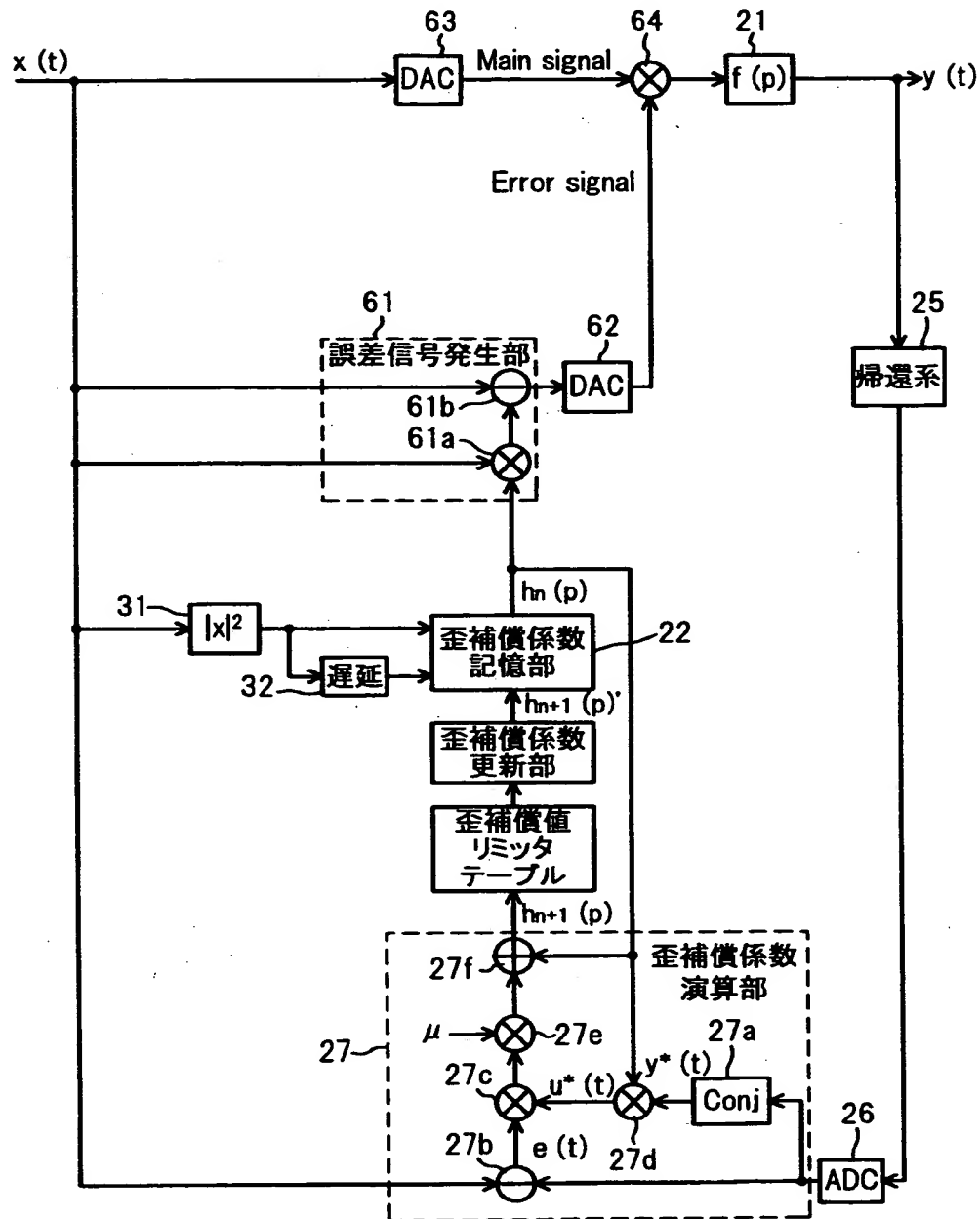
【図 1 5】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する歪補償装置の第2実施例



【図 1 6】

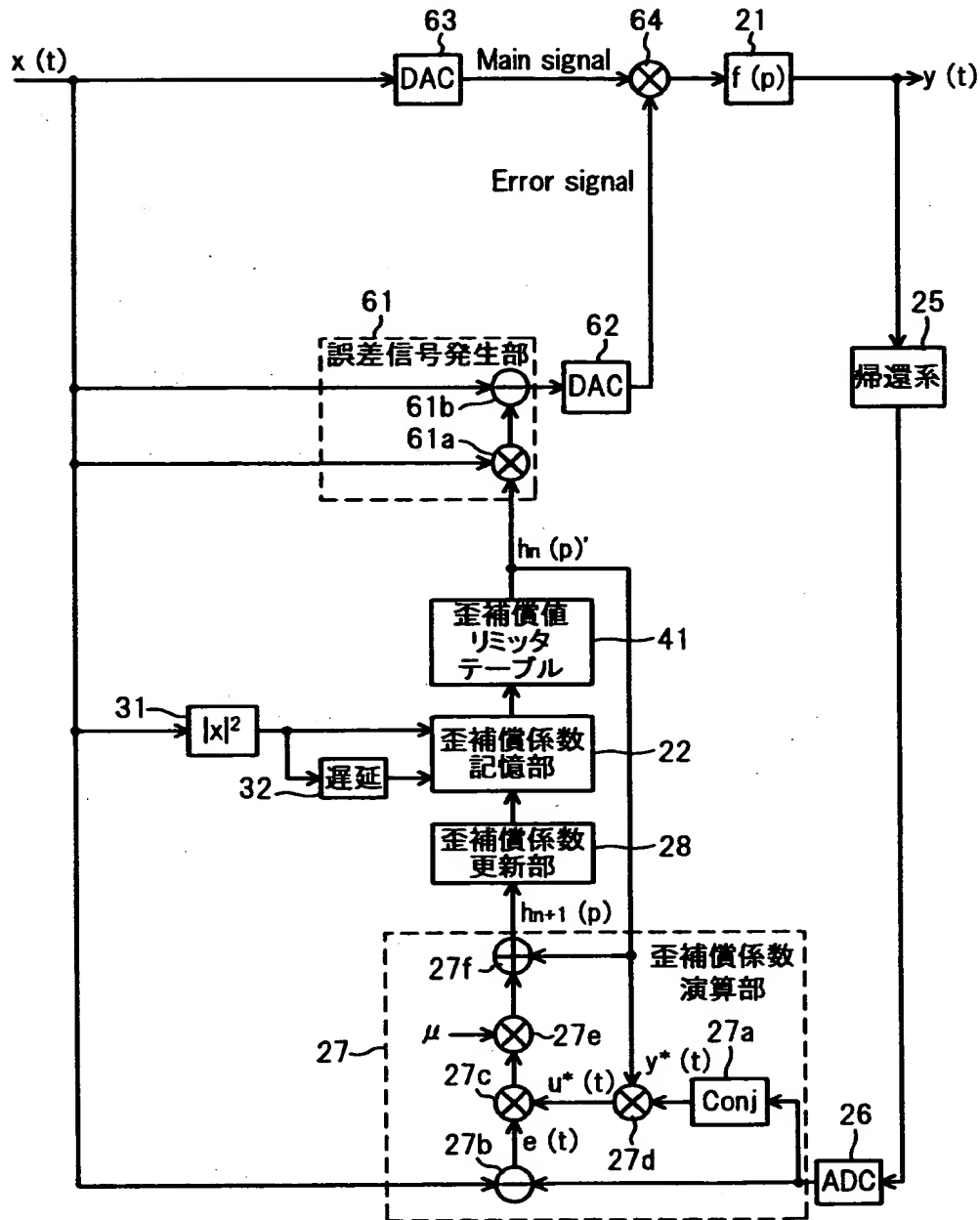
アナログの送信信号と誤差信号を合成して歪デバイスに入力する歪補償装置の第3実施例





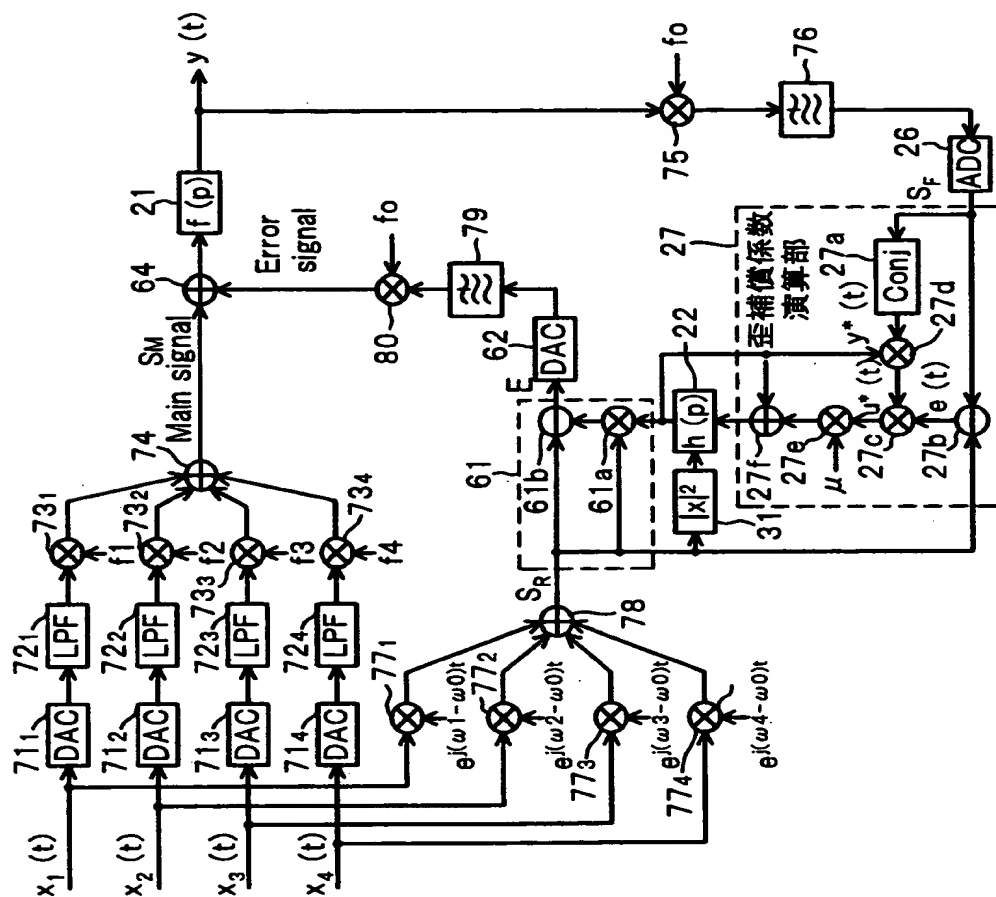
【図 1 7】

アナログの送信信号と誤差信号を合成して歪デバイスに入力する歪補償装置の第4実施例



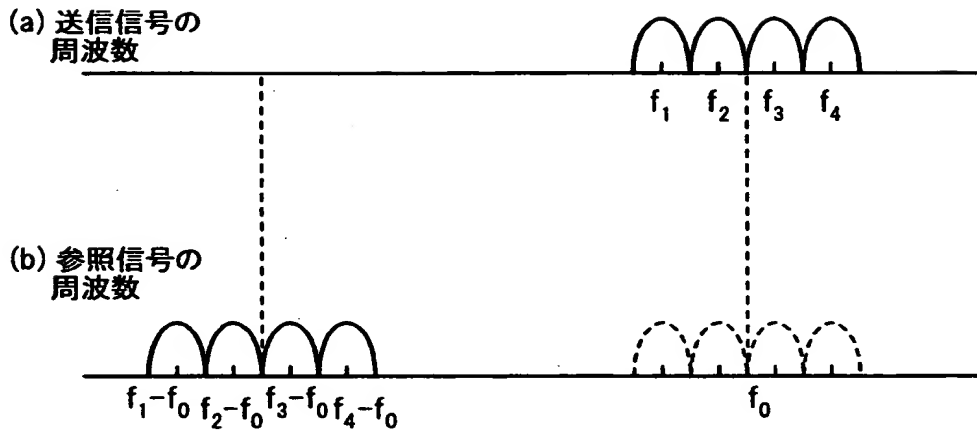
【図 1 8】

マルチキャリアタイプの送信装置に  
歪補償装置を付加した構成



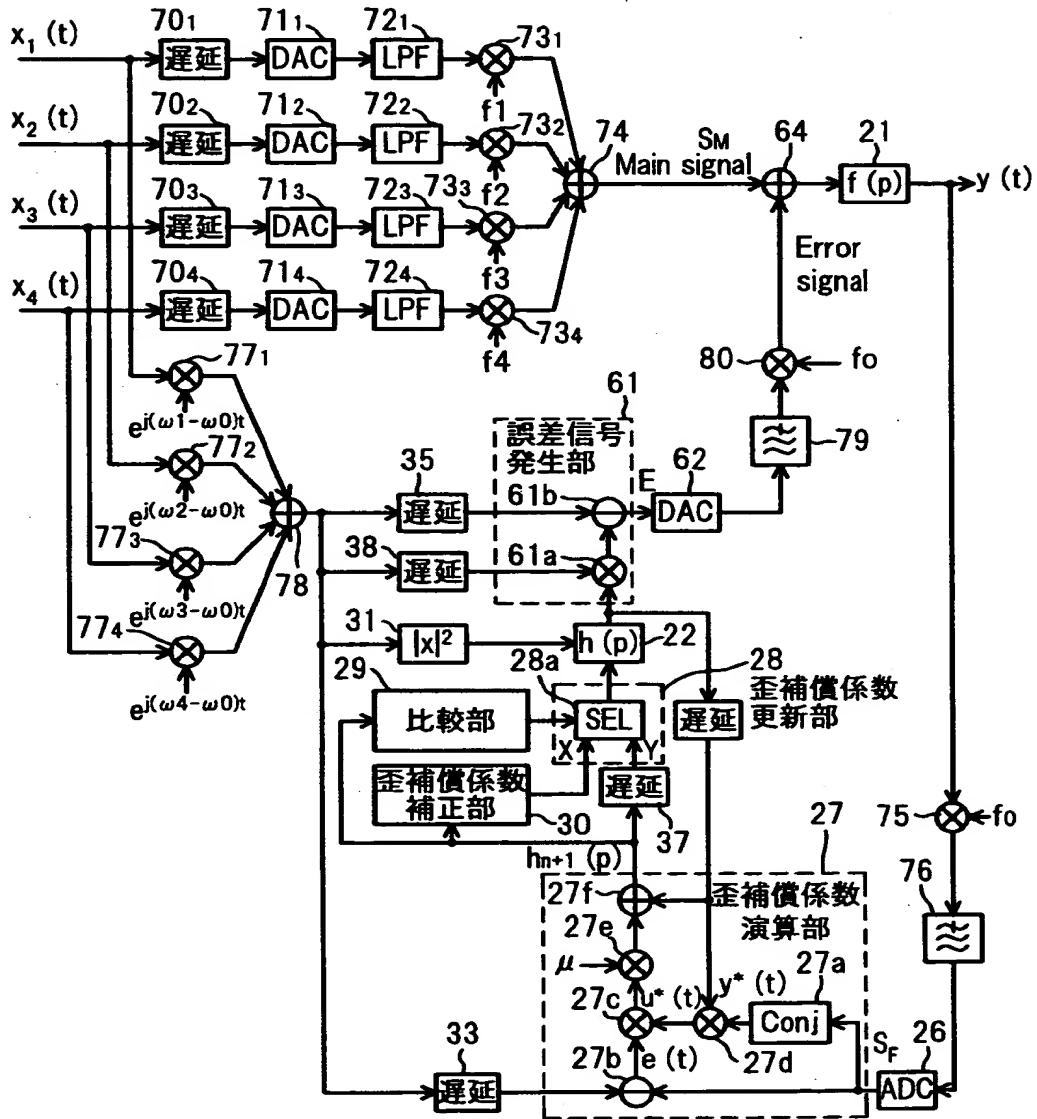
【図 1 9】

周波数変換説明図



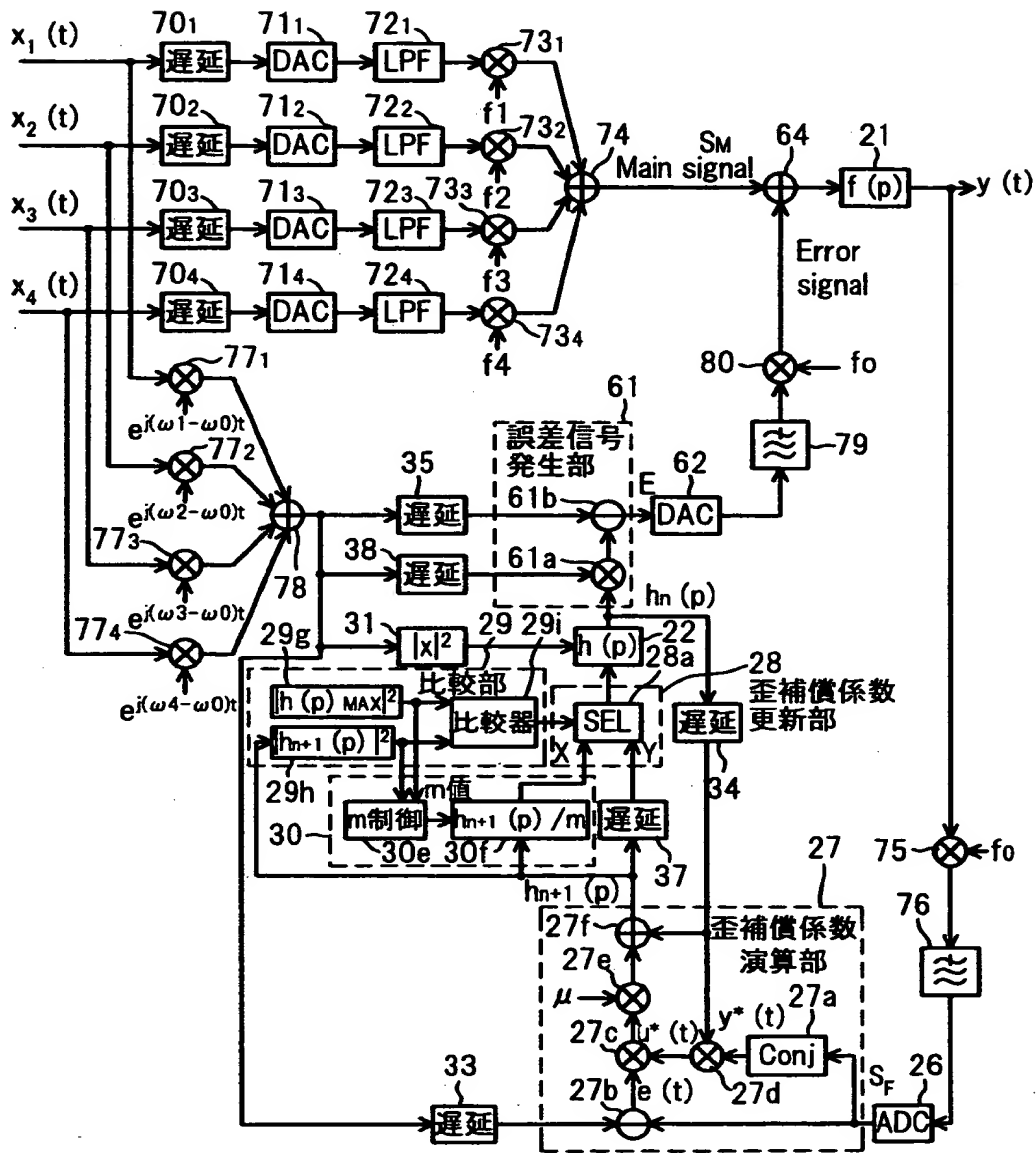
【図 2 0】

マルチキャリアタイプ歪補償装置の構成図(第5実施例)



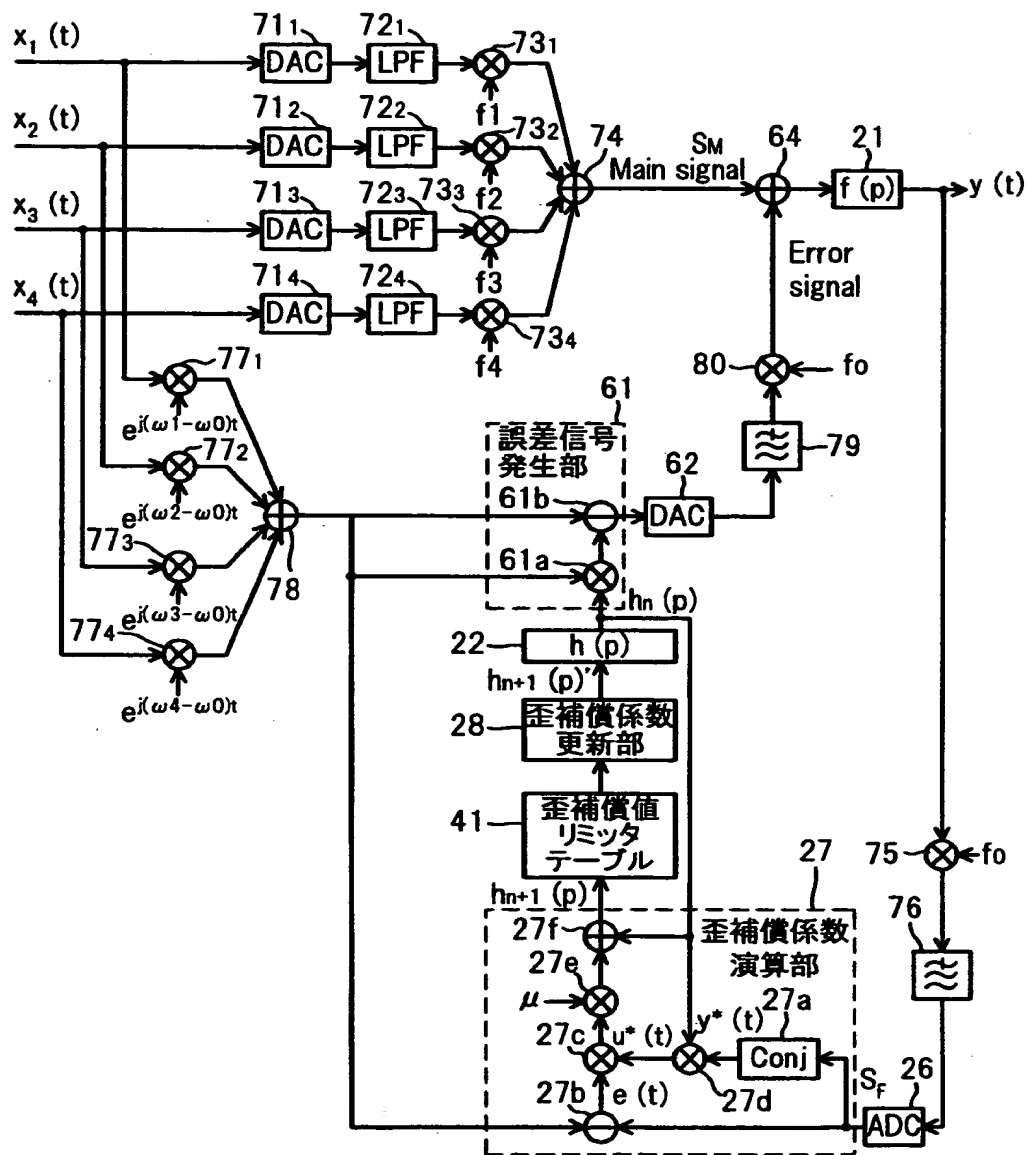
【図 2 1】

マルチキャリアタイプ歪補償装置の構成図(第6実施例)



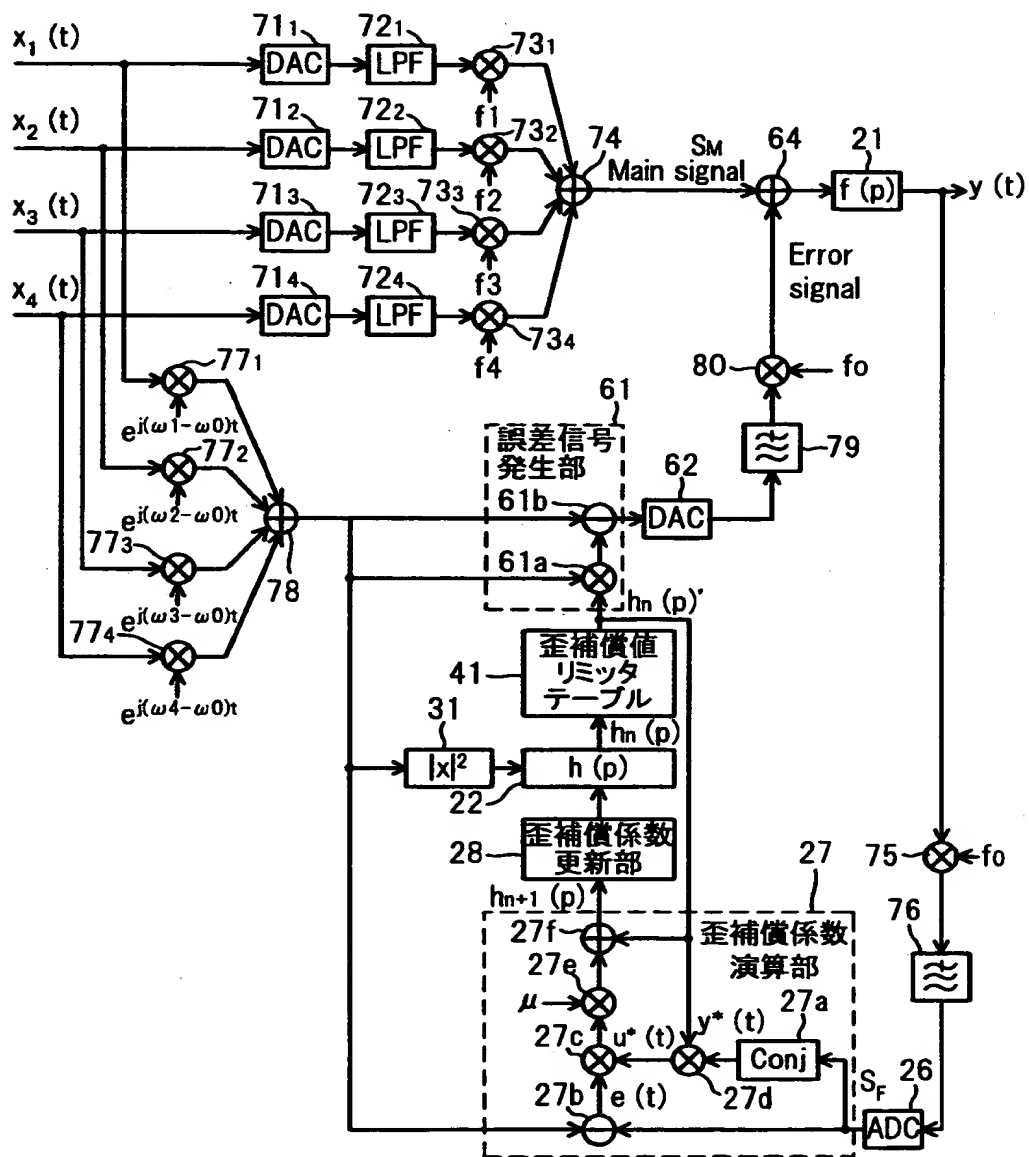
【図 2 2】

マルチキャリアタイプ歪補償装置の構成図(第7実施例)



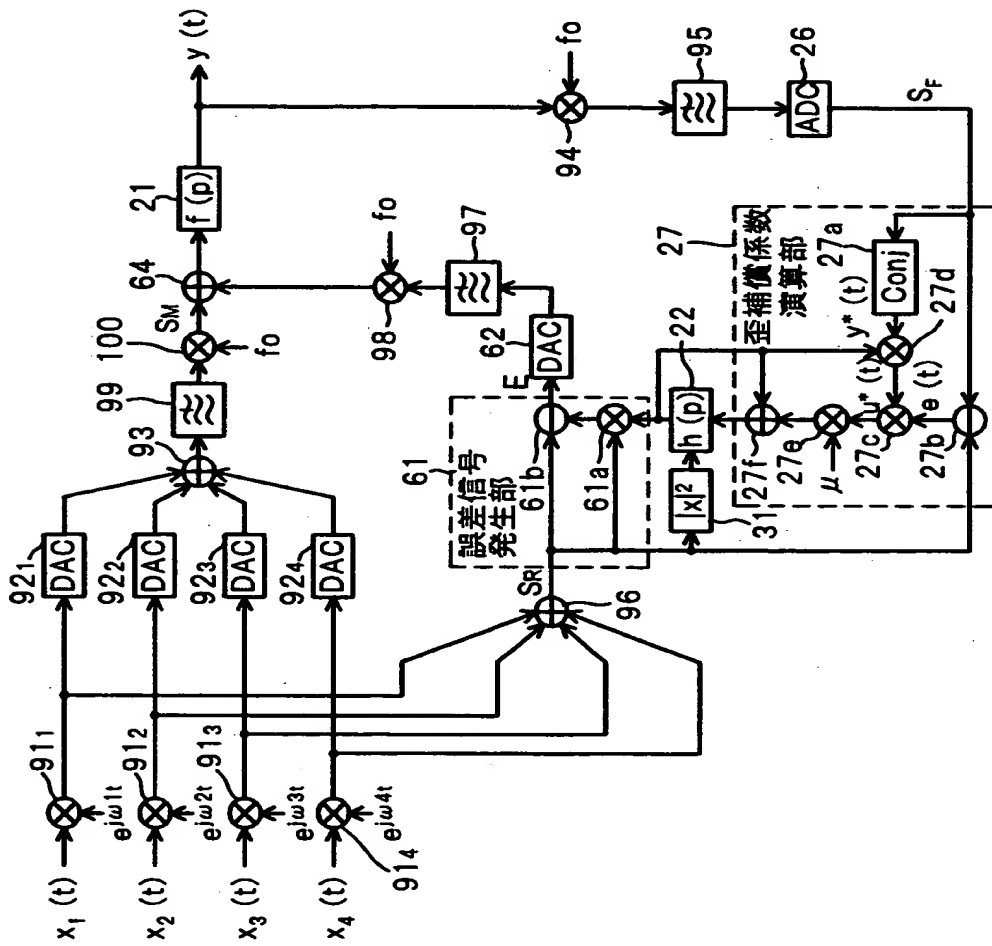
【図 2 3】

マルチキャリアタイプ歪補償装置の構成図(第8実施例)



【図 2 4】

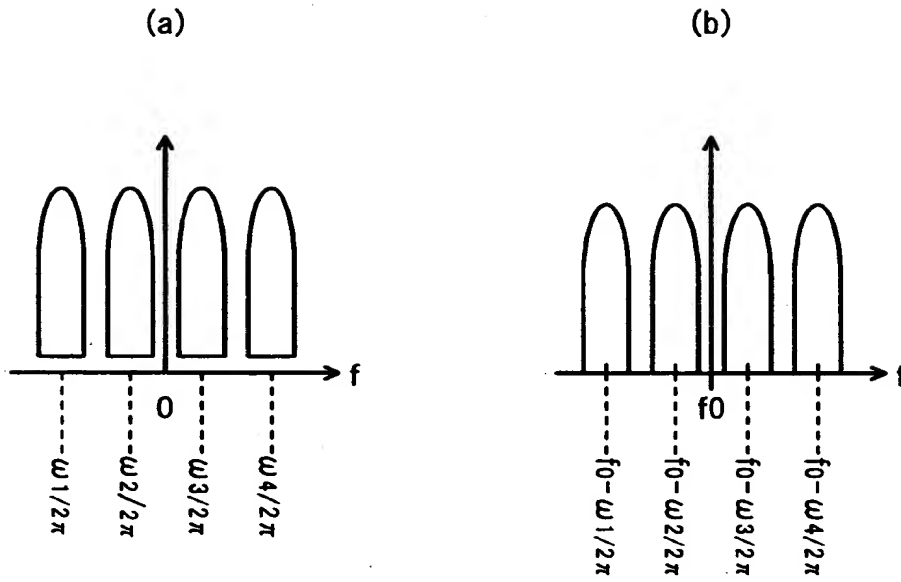
マルチキャリアタイプの別の送信装置に  
歪補償装置を付加した構成





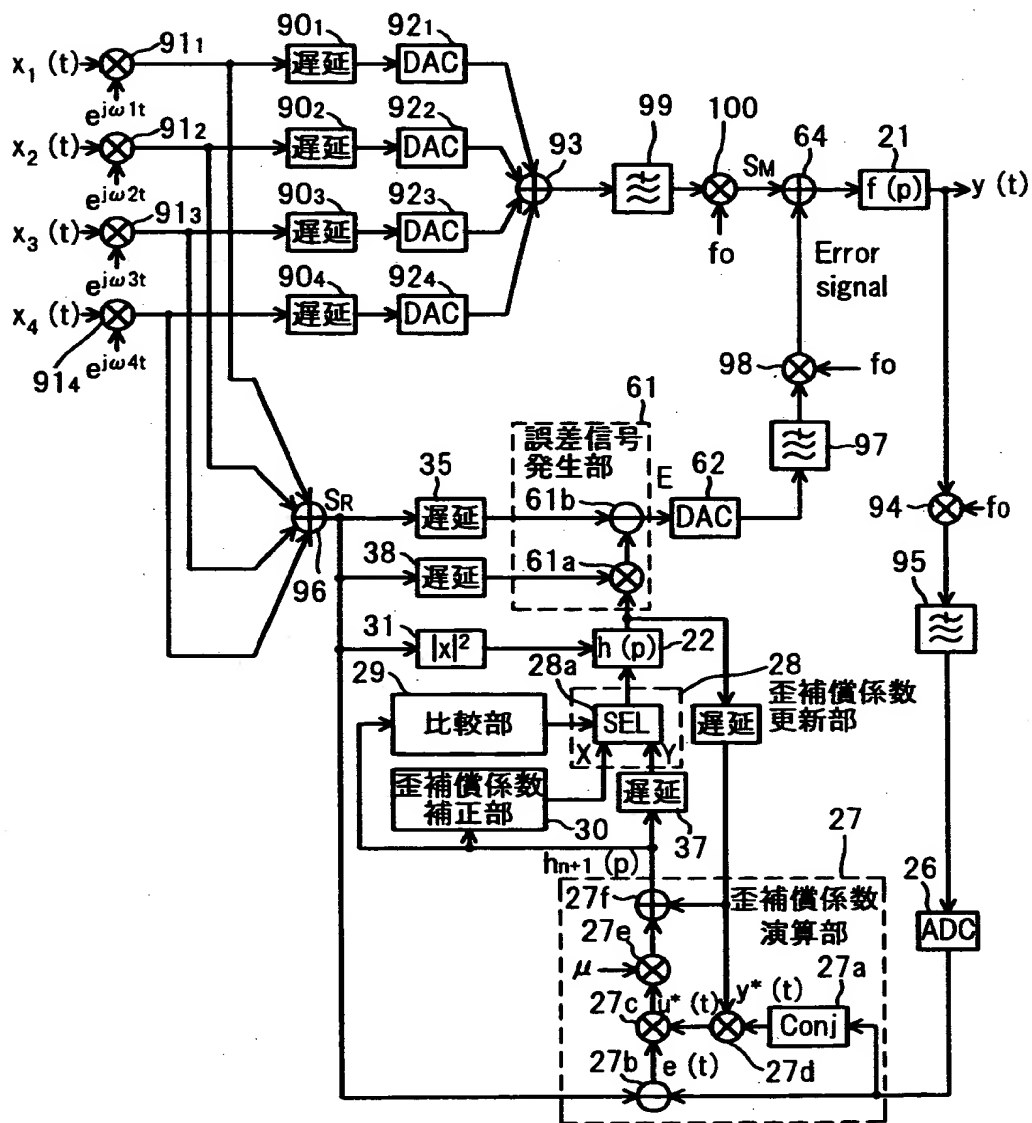
【図 2 5】

周波数変換説明図



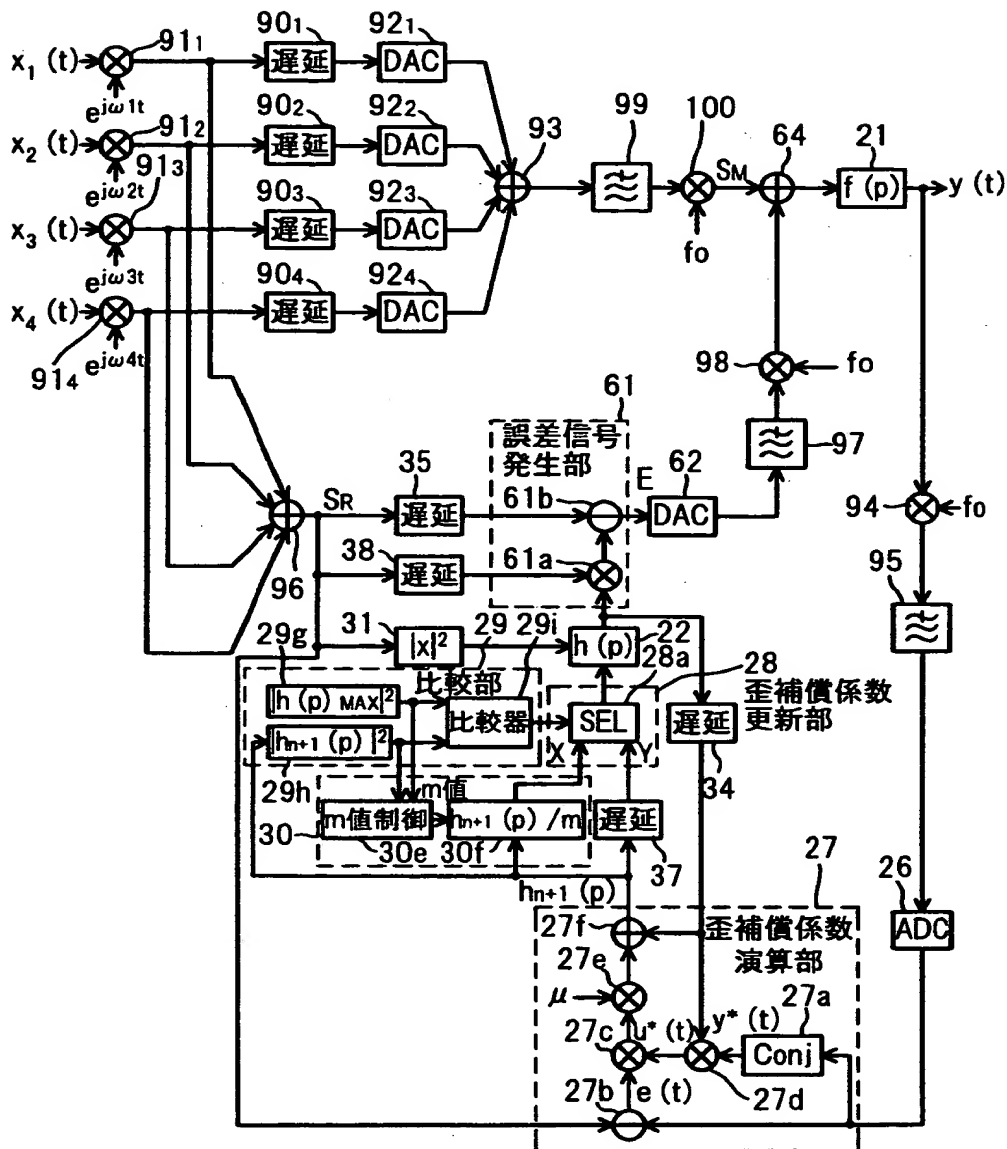
【図 2 6】

マルチキャリアタイプ歪補償装置の構成図(第9実施例)



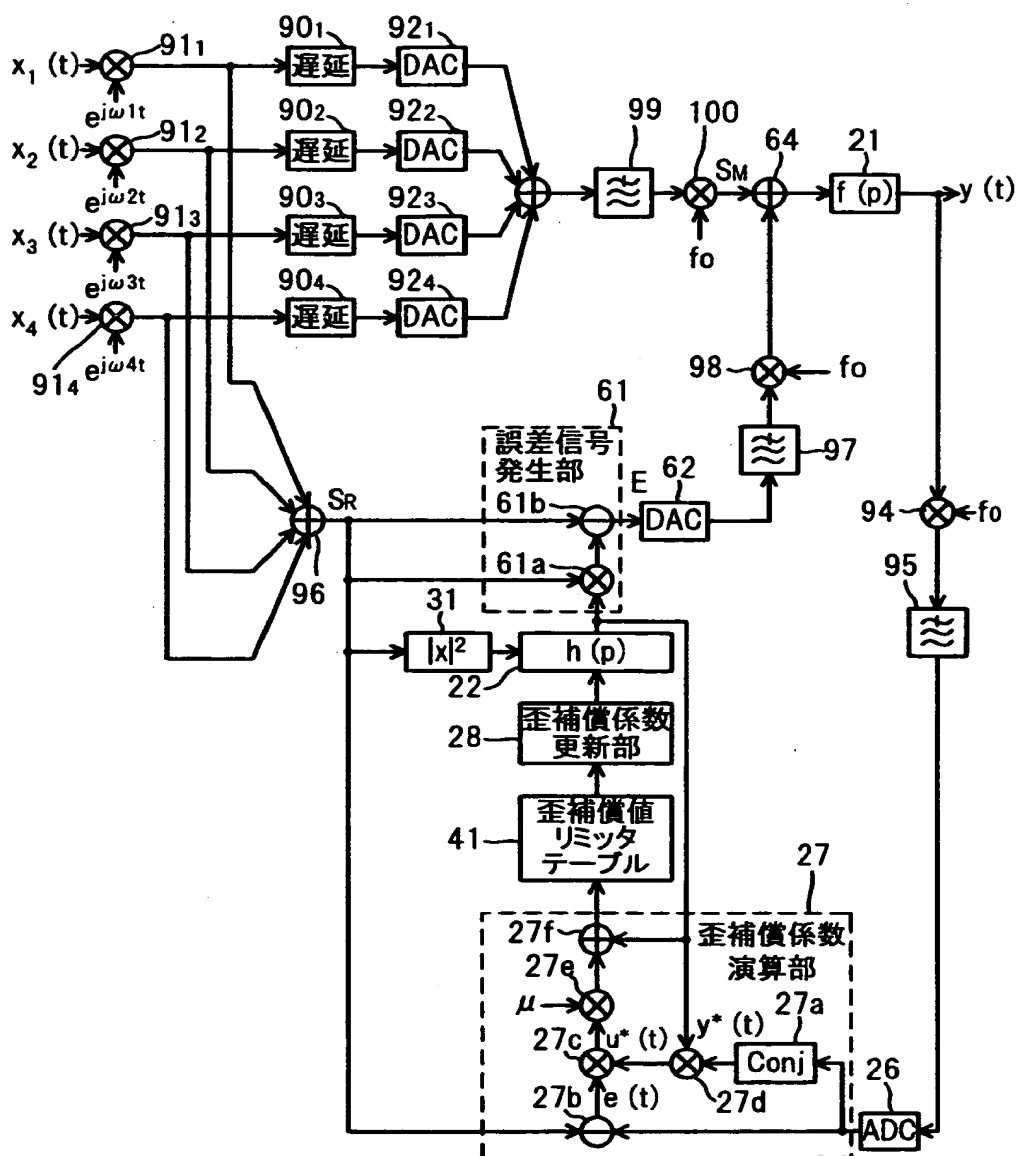
【図 2 7】

マルチキャリアタイプ歪補償装置の構成図(第10実施例)



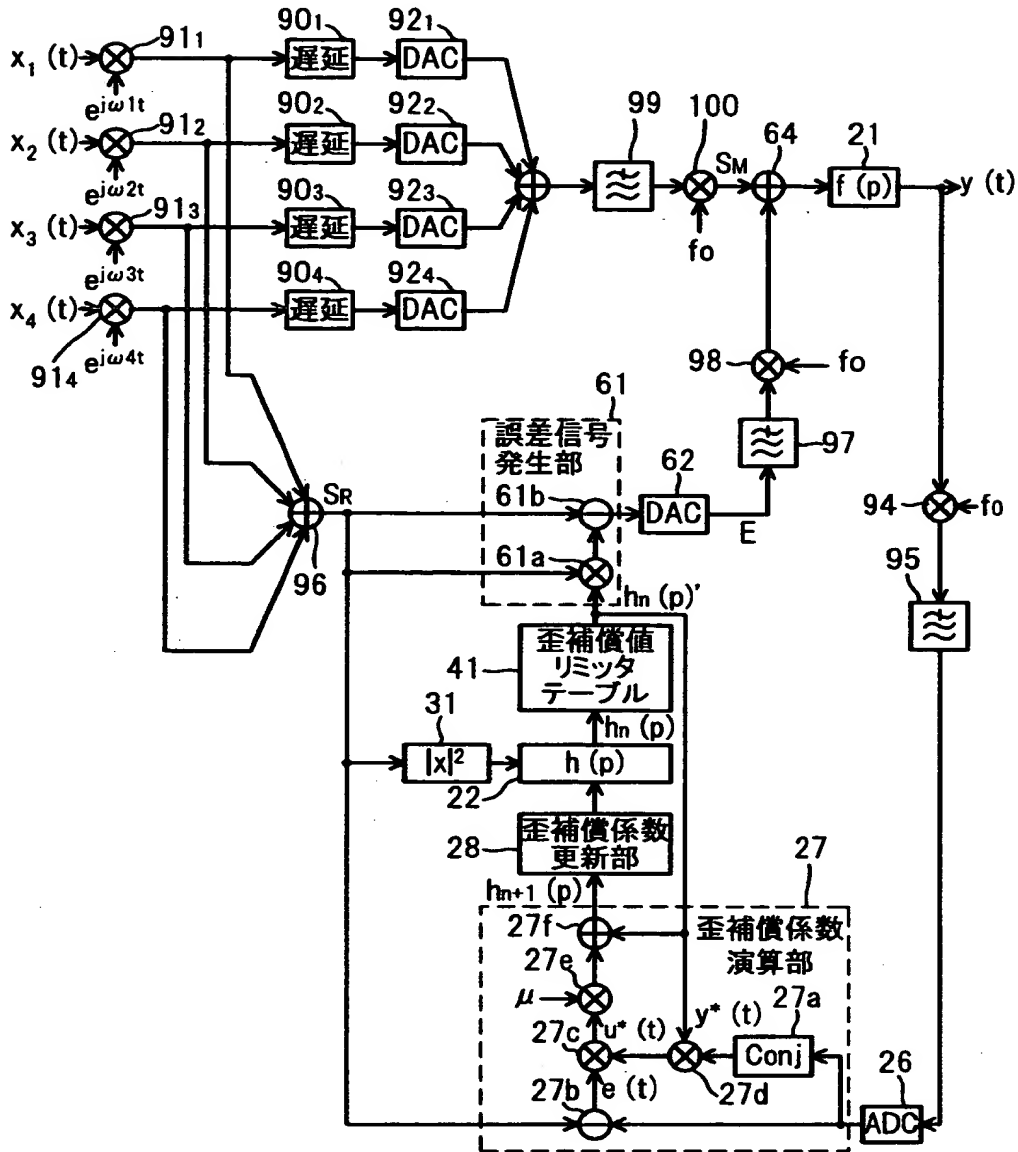
【図 2 8】

マルチキャリアタイプ歪補償装置の構成図(第11実施例)



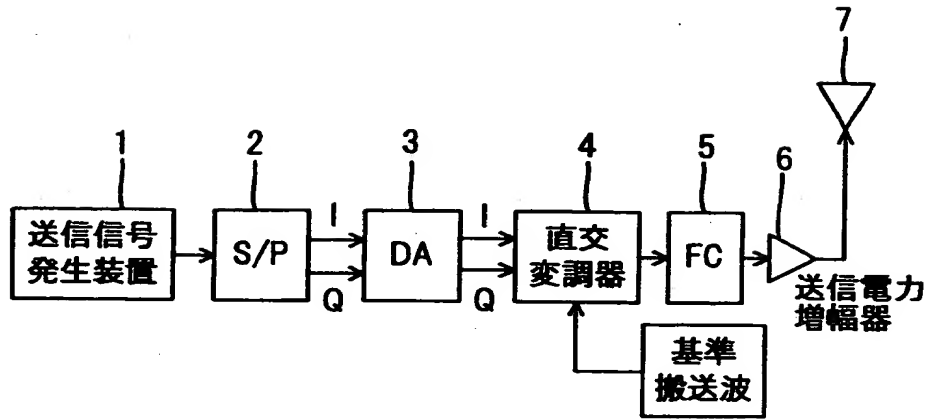
【図 2 9】

マルチキャリアタイプ歪補償装置の構成図(第12実施例)



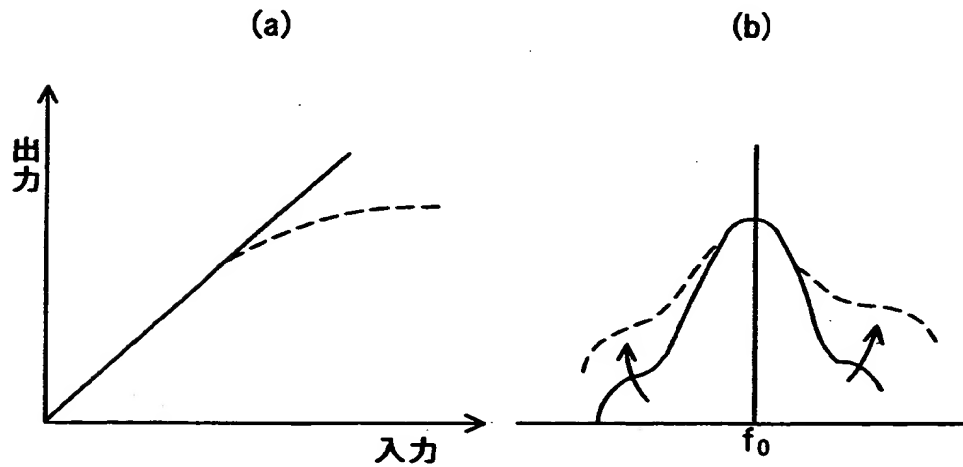
【図 3 0】

従来の送信装置の構成



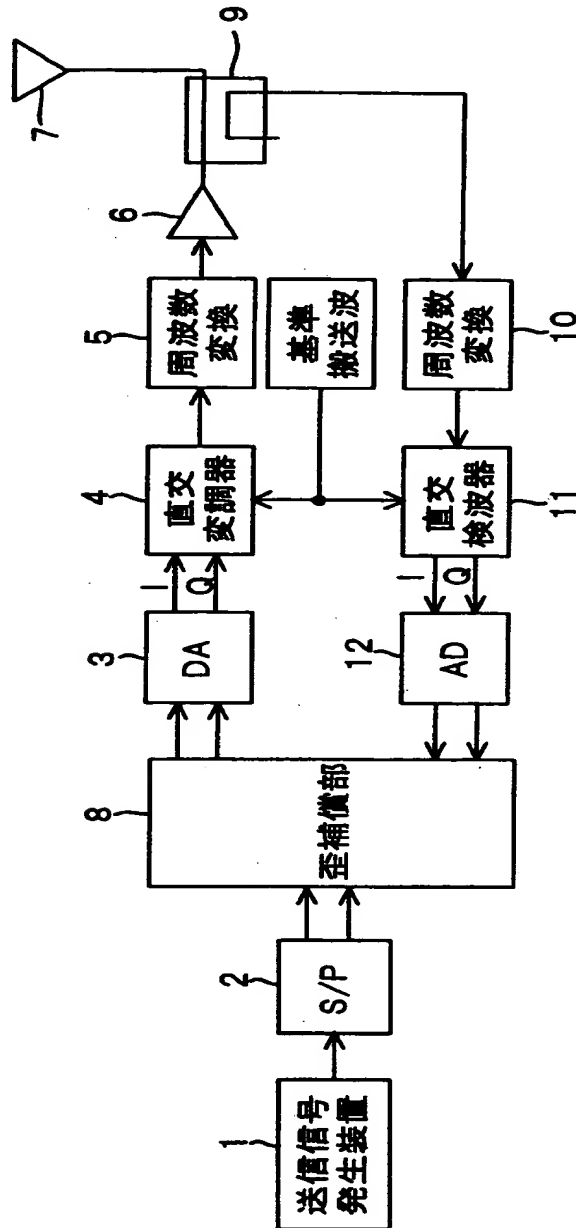
【図 3 1】

送信電力増幅器の非直線性による問題点の説明図



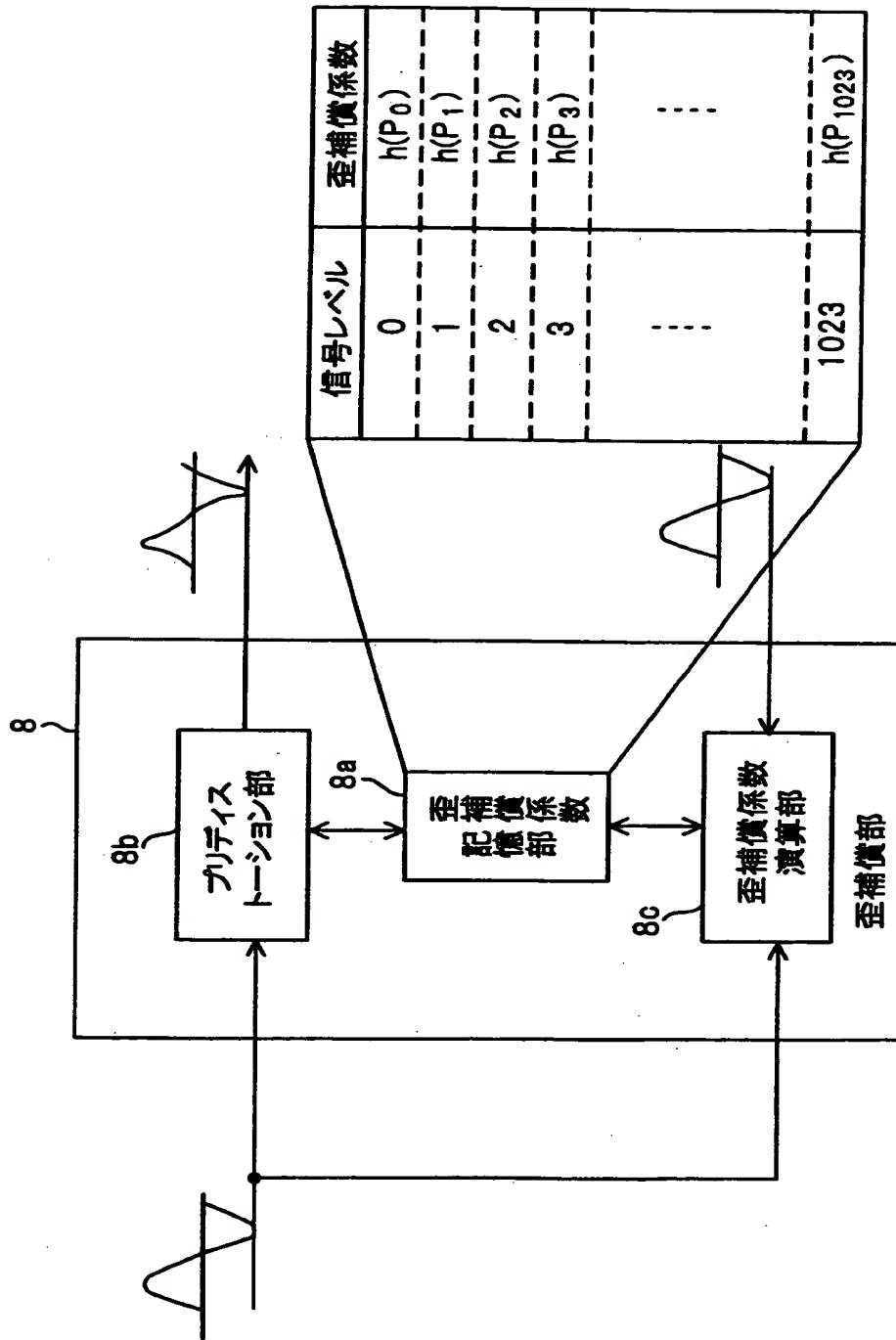
【図 3 2】

従来のデジタル非線形歪補償機能を備えた送信装置の構成図



【図 3 3】

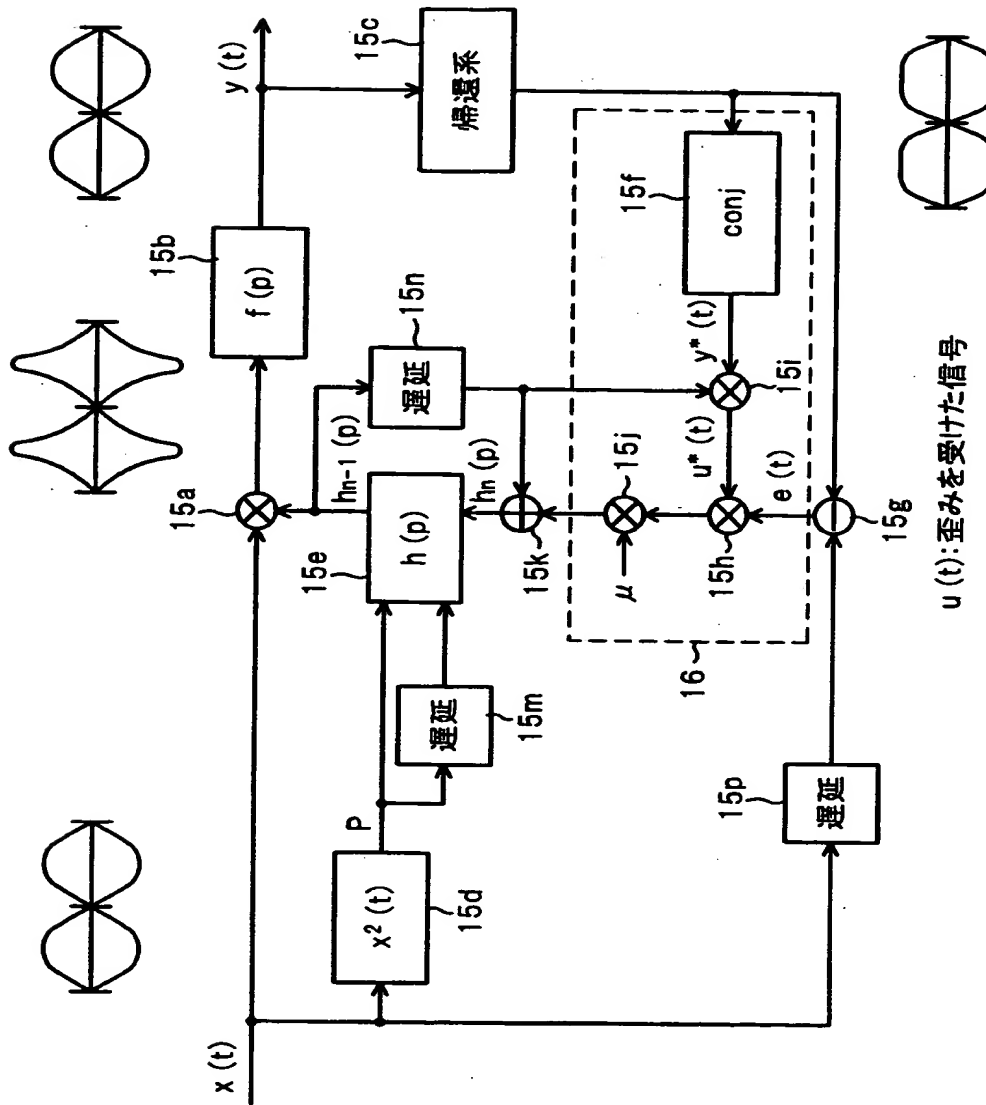
補償部の機能構成図





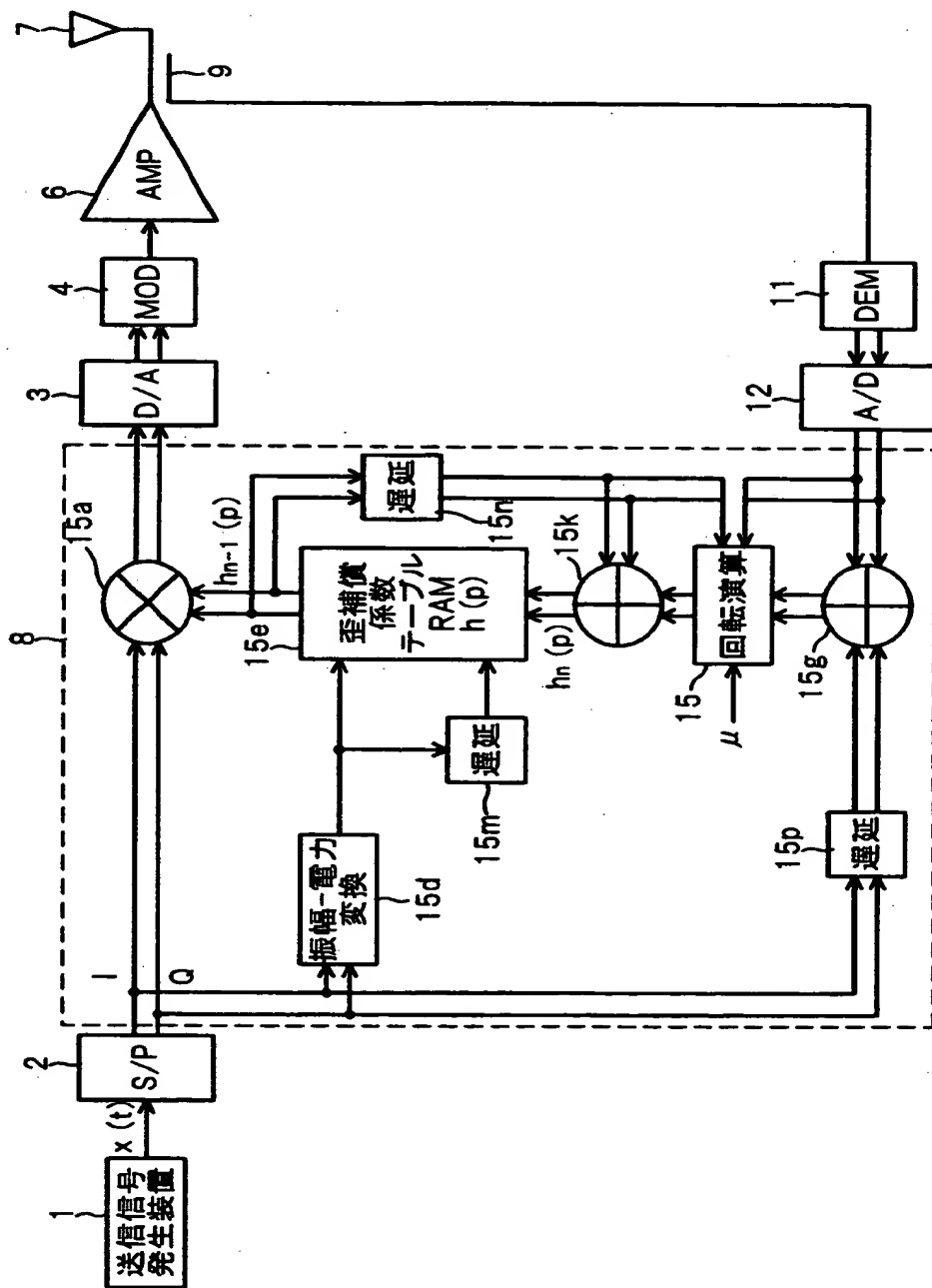
【図 3 4】

### 適応LMSによる歪補償処理の説明図



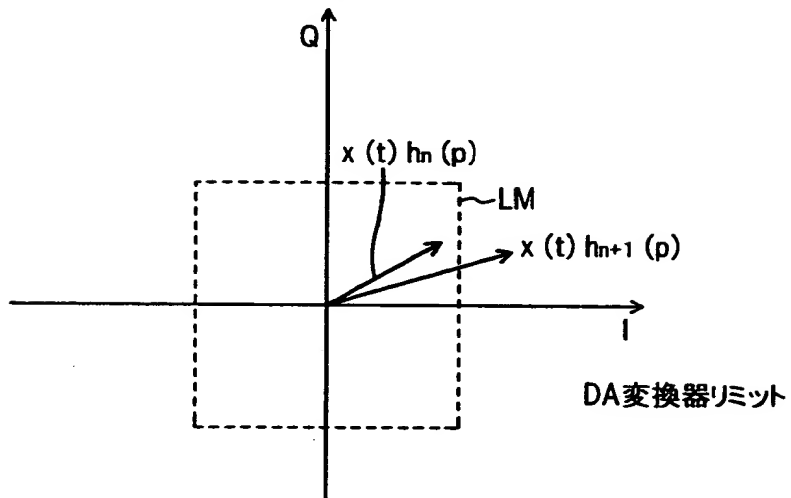
【図 3 5】

$x(t) = I(t) + jQ(t)$  と複素表現した送信装置の全体の構成図



【図 3 6】

従来の歪補償装置の問題点説明図



【書類名】 要約書

【要約】

【課題】 歪補償された送信信号がDA変換器のダイナミックレンジ(DA変換器リミット)を越えないように事前に歪補償係数の大きさをその位相を維持したまま補正する。

【解決手段】 歪補償係数演算部 2 7 において歪補償係数  $h_{n+1}(p)$  が演算されて歪補償係数記憶部 2 2 に記憶する前に、該歪補償係数  $h_{n+1}(p)$  を用いて歪補償するものとしたとき、歪補償により得られる信号  $x(t) * h_{n+1}(p)$  がDA変換器 2 4 のリミットを越えるか比較部 2 9 において事前に調べ、越える場合には歪補償係数補正部 3 0 で歪補償係数の大きさをその位相を維持したまま小さくなるように補正して記憶部 2 2 に記憶する。

【選択図】 図 1

## 認定・付加情報

|         |                    |
|---------|--------------------|
| 特許出願の番号 | 平成11年 特許願 第372885号 |
| 受付番号    | 59901280059        |
| 書類名     | 特許願                |
| 担当官     | 濱谷 よし子 1614        |
| 作成日     | 平成12年 1月 6日        |

### <認定情報・付加情報>

#### 【特許出願人】

|          |                       |
|----------|-----------------------|
| 【識別番号】   | 000005223             |
| 【住所又は居所】 | 神奈川県川崎市中原区上小田中4丁目1番1号 |
| 【氏名又は名称】 | 富士通株式会社               |

#### 【代理人】

|          |  |
|----------|--|
| 【識別番号】   | 100084711                                |
| 【住所又は居所】 | 千葉県千葉市花見川区幕張本郷1丁目14番10号 幸栄パレス202 齋藤特許事務所 |
| 【氏名又は名称】 | 齋藤 千幹                                    |

出 願 人 履 歴 情 報

識別番号 [000005223]

|          |                       |
|----------|-----------------------|
| 1. 変更年月日 | 1996年 3月26日           |
| [変更理由]   | 住所変更                  |
| 住 所      | 神奈川県川崎市中原区上小田中4丁目1番1号 |
| 氏 名      | 富士通株式会社               |